

# Kurzeinführung in den **Altium Designer**

Version 3.09



September 2015

## Inhaltsverzeichnis

1	Vorwort .....	5
2	Die Design Explorer Umgebung .....	5
3	Grundeinstellungen .....	6
4	Arbeiten mit dem <i>Document Editor</i> .....	7
4.1	Status Bar .....	7
4.2	Kontext bezogene Menüs .....	7
5	Arbeiten mit Projekten .....	8
5.1	Ein neues Projekt erstellen .....	8
5.2	Dokumente dem Projekt hinzufügen .....	9
5.3	Arbeiten mit alten Protel Designs .....	9
6	Allgemeines .....	9
6.1	Anzeigesteuerung .....	9
6.2	Auswahl von Objekten .....	9
6.3	Mausfunktionen .....	10
6.4	Suche von Objekten .....	10
6.5	Der Inspektor .....	11
7	PCB Library Editor .....	11
7.1	Neuer Footprint .....	11
7.2	Nullpunkt definieren .....	12
7.3	Editieren bestehender Footprints .....	12
8	Schematic Library Editor .....	12
8.1	Navigation in der Bauteilbibliothek .....	14
8.2	Schematic Library Editor Terminologie .....	14
8.3	Component Properties .....	15
8.4	Neues Bauteil .....	15
9	Schaltplaneditor .....	16
10	Libraries und Bauteile .....	17
10.1	Suchen und Laden der Libraries .....	17
10.2	Bibliotheken hinzufügen .....	18
10.3	In Bibliotheken suchen .....	18
10.4	Suchen von Bauteilen .....	18
11	Grafische und elektrische Objekte .....	19
11.1	Grafische Objekte .....	19
11.2	Elektrische Objekte .....	19
11.3	Bauteile platzieren .....	20
11.4	Verdrahten .....	21
12	Designatoren automatisch zuweisen .....	24
12.1	Annotate verwenden .....	24
13	Multi-sheet designs .....	25
13.1	Strukturieren eines multi-sheet Designs .....	25

13.2	Multi-sheet Design Verbindungen .....	25
14	Dokument Optionen .....	26
15	Projekt compilieren und verifizieren .....	28
16	Grundlagen des PCB Editors .....	29
16.1	Wichtige Shortcuts .....	30
17	Das PCB Panel (Navigator) .....	31
18	Neues PCB Erstellen .....	32
18.1	Festlegen der Leiterplattendicke .....	32
18.2	Einrastgitter .....	32
18.3	Umriss der Leiterplatte .....	33
19	Design Rules .....	34
20	Wichtige elektrische Hinweise .....	35
21	Platzieren und Verdrahten .....	35
21.1	Daten vom Schaltplan in die PCB-Ebene übertragen .....	35
21.2	Padgrößen anpassen .....	36
21.3	Bauteile Platzieren .....	37
21.4	Verdrahten (routing) .....	37
21.5	Beispiele für eine Leiterbahnführung .....	38
22	Vorbereitungen für Bestückungsplan .....	39
23	Abschlussarbeiten .....	40
23.1	Montagebohrungen .....	40
23.2	Bohrlochgrößen .....	40
23.3	Polygon .....	40
23.4	Beschriftung .....	41
23.5	Design Rule Check .....	42
23.6	Eine Projektbibliothek erstellen .....	42
24	Erstellung der Fertigungsunterlagen und Abgabe .....	42
24.1	Fertigungsunterlagen ausdrucken .....	42
24.2	Abgabe der Fertigungsdaten .....	43
25	Anhang: Tastenkürzel .....	44
25.1	Design Explorer Shortcuts .....	44
25.2	Common Schematic and PCB Shortcuts .....	44
25.3	Schematic Shortcuts .....	45
25.4	PCB Shortcuts .....	46
26	Anhang: Bauteildesignatoren .....	47
27	Anhang: Fertigungsmöglichkeiten an der NTB .....	48
28	Anhang: Leiterplattenspezifikation der NTB .....	49
29	Anhang: Multilayer - Lagenaufbau .....	53
30	Anhang: Leiterbahndimensionierung .....	54
30.1	Strombelastbarkeit .....	54
30.2	Drahtäquivalent .....	55
30.3	Induktivität .....	56
30.4	Kapazität .....	57

---

30.5	Mindestabstände für Spannungsisolation.....	58
31	Anhang: Hinweise zum Bestücken, zum Löten und zur Inbetriebnahme.....	59
32	Anhang: Parameteroptimierung in Schaltungen.....	60

# Dokument Versionsverwaltung

Tabelle 1-1 Versionsverwaltung

Version	Autor	QS	Datum	Status	Änderungen
3.09	C. Mathis		23.09.2015	Überarbeitet	Versionsanpassung

## 1 Vorwort

Dieses Dokument ist nicht nur eine kurze Einführung in den *Altium Designer*, sondern dient auch als Nachschlagewerk für Anwender welche das Tool hin und wieder verwenden. Somit versucht das Dokument einen Konsens zwischen kurzer und knapper Einführung, sowie nützlichen Zusatzinformationen zu finden. Es wurde bewusst darauf verzichtet englische Begriffe, welche im Programm verwendet werden, zu übersetzen.



Die Abschnitte, die mit einem Ausrufezeichen gekennzeichnet sind, beinhalten besonders interessante Informationen.



Abschnitte, vor denen das NTB-Logo steht, beschreiben Besonderheiten für die Leiterplattenherstellung an der NTB.

## 2 Die Design Explorer Umgebung

Der *Altium Designer* ist auf den NTB-Rechnern über

*All-Programs >> Elektronik >> EDA-Tools >> Altium ...*

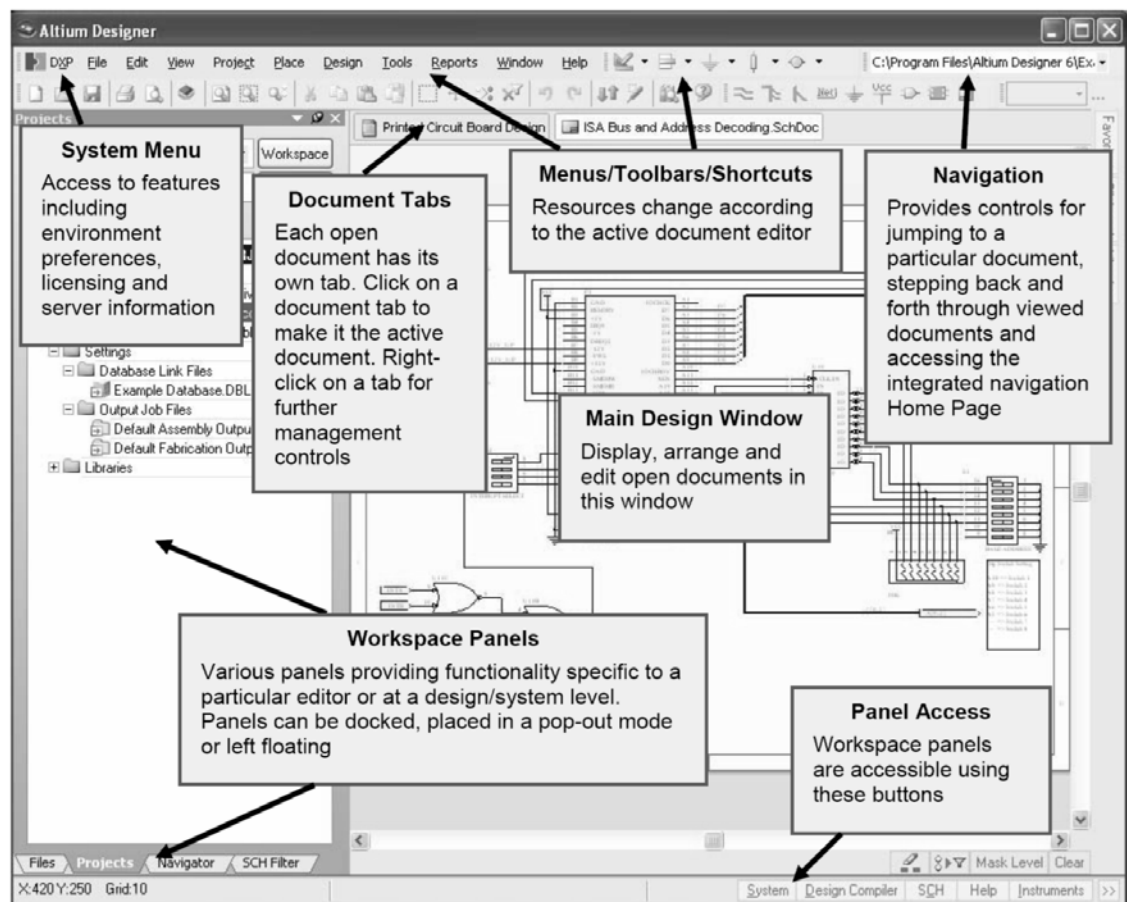
zu starten. NTB-spezifische Vorlagen finden sich im Verzeichnis

*C:\Users\Public\Documents\Altium\AD15\Templates\NTB.*

NTB-spezifische Bauteilbibliotheken liegen unter

*C:\Users\Public\Documents\Altium\AD15\Library\NTB.*

Die *Design Explorer Umgebung* besteht aus zwei Hauptelementen: Dem *Workspace Panel* (linke Seite) und dem *Design Window* (rechte Seite).



**Bild 2-1 Design Explorer Umgebung**

Wie aus Bild 2-1 ersichtlich ist, finden viele wichtige Interaktionen am Rande des Fensters statt. So sind z. B. links bzw. rechts diverse Panels. Alle Buttons um ein Panel aufzurufen sind rechts unten zu finden. Die Panels können am oberen Fensterrand mit der Maus gepackt und an den Fensterrand gezogen werden. Um sie während der Arbeit automatisch auszublenden und damit Arbeitsplatz zu gewinnen ist es sinnvoll, den Pin per Mausklick so umzustellen, dass er nach links zeigt. Bei der Platzierung von weiteren Panels ist drauf zu achten, dass bei der Platzierung am Fensterrand das gesamte Panel blau wird. Sonst werden die Panels immer zusammen eingeblendet, was den Platz für das einzelne Panel stark reduziert und damit unübersichtlich macht.

## 3 Grundeinstellungen

Bevor mit dem Altium Designer gearbeitet wird, sollten unbedingt einige Grundeinstellungen vorgenommen werden. Bei vorhandenen Adminrechten (privater PC) können diese unter *DXP >> Preferences >> Load* mit der Datei

[http://wiki.ntb.ch/infoportal/\\_media/hardware/altium\\_designer/NTB\\_AD15\\_preferences.DXPPrf](http://wiki.ntb.ch/infoportal/_media/hardware/altium_designer/NTB_AD15_preferences.DXPPrf)  
 geladen werden.

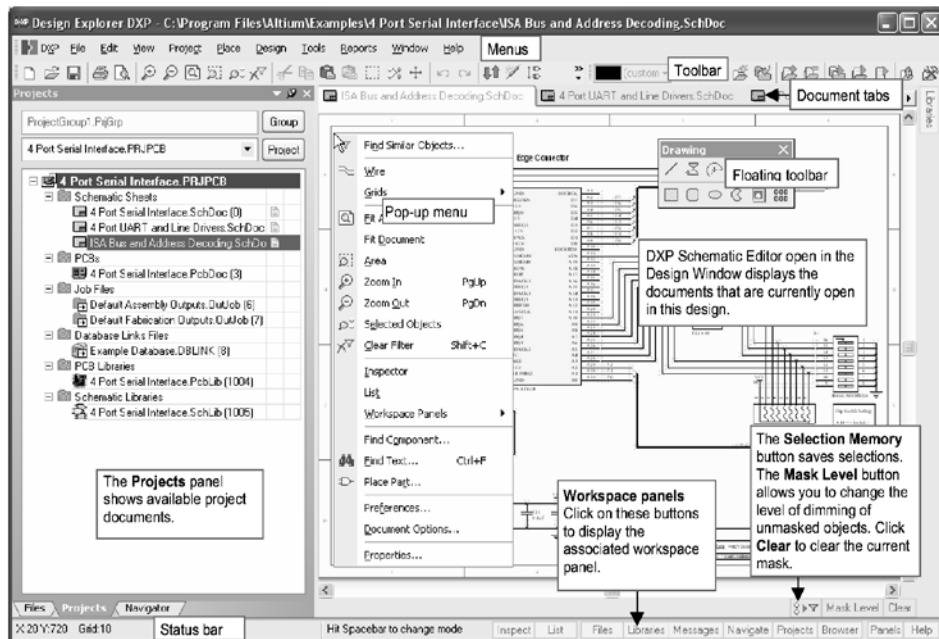
Ohne Adminrechte sind die Grundeinstellungen von Hand einzugeben.

Siehe hierzu im Dokument:

[http://wiki.ntb.ch/infoportal/\\_media/hardware/altium\\_designer/installationsanleitung-altiumdesigner-15-ntb-9\\_15.pdf](http://wiki.ntb.ch/infoportal/_media/hardware/altium_designer/installationsanleitung-altiumdesigner-15-ntb-9_15.pdf)

## 4 Arbeiten mit dem *Document Editor*

Mit einem Doppelklick im *Project panel* lässt sich ein Dokument im Editor öffnen. Soll ein neues Dokument erstellt werden, kann dies über das Menü *File >> New* oder über die rechte Maustaste im Project-Fenster erfolgen. In der Dialogbox ist der Typ des Dokuments auszuwählen. Das Bild 4-1 zeigt den Schaltplaneditor und einige zugeordnete Begriffe.



**Bild 4-1 Schaltplaneditor**

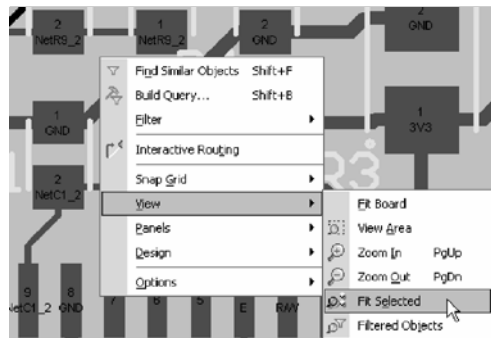
### 4.1 Status Bar

Der Statusbalken zeigt dem Benutzer verschiedene Informationen an. Im Status Balken gibt es drei Bereiche.

- Cursor Position x, y und das aktuelle Raster
- Befehlsaufforderung bzw. Erklärung zum aktuell gewählten Befehl (Prompt)
- Optionen zum Befehl.

### 4.2 Kontext bezogene Menüs

Der *Altium Designer* verwendet sehr häufig auf den Kontext bezogene Menüs. Ein Klick mit der rechten Maustaste ruft fast an jeder Stelle ein Menü auf. Dieses Menü beinhaltet jeweils die wichtigsten Befehle, welche mit dem jeweiligen Objekt zusammenhängen.



**Bild 4-2 Kontext bezogene Menüs**

## 5 Arbeiten mit Projekten

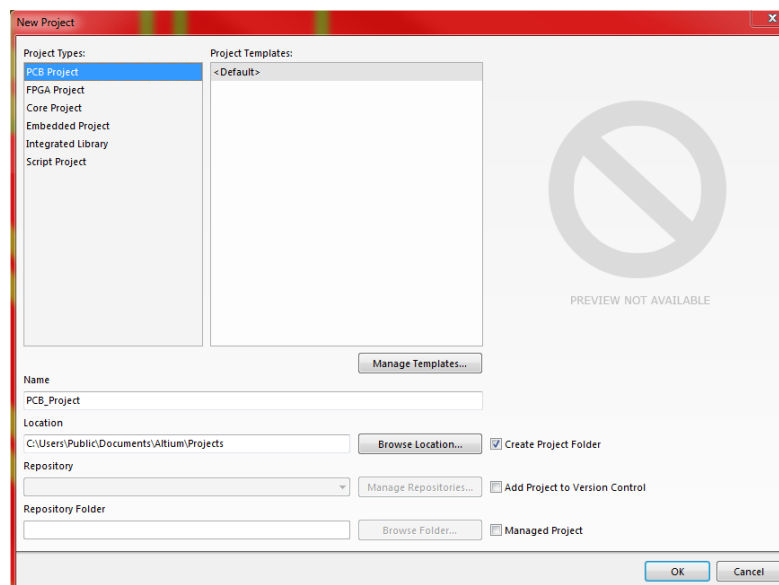
Ein Projekt ist eine Zusammenstellung von Dokumenten. Es dient dazu alle Files, welche zusammen gehören zusammen zu halten. Jedes Dokument ist in einer separaten Datei gespeichert. Das Projektfile selber ist eine Textdatei, welche Links zu den zusammengehörenden Dateien enthält. Mehrere Projekte werden in einem *Workspace* zusammengefasst.



Jedes Projekt soll in einem eigenen Verzeichnis erstellt werden, da das Tool in diesem Verzeichnis viele Dateien erstellt. Wenn mehrere Projekte in selben Verzeichnis liegen, so besteht die Gefahr, dass benötigte Daten irrtümlich gelöscht oder überschrieben werden. Auf keinen Fall sollten die nichts aussagenden Standardnamen verwendet werden (z. B. Sheet1.SchDoc). Im Verzeichnis *C:\Users\Public\Documents\Altium\AD15\Templates\NTB* sind Vorlagen für Schaltpläne und zweiseitige Leiterplatten abgelegt.

### 5.1 Ein neues Projekt erstellen

1. Um ein neues Projekt zu erstellen wählen Sie im Menü *File >> New >> Project >> PCB Project*.



**Bild 5-1 Neues Projekt erstellen**

2. Speicherort und Projektname auswählen
3. Das Projekt kann jetzt mit neuen (*Add New to Project...*) oder mit bereits existierenden Dokumenten (*Add Existing to Project...*) über das Konzeptmenü des Projekts erweitert werden.



## 5.2 Dokumente dem Projekt hinzufügen

Um ein neues Dokument zu erstellen:

1. Im Panel *Project* mit der rechten Maustaste auf den Projektnamen und im Untermenü *Add New to Project...* den Dokumententyp auswählen.
2. Mit der rechten Maustaste das neue Dokument auswählen und mit *Save As* abspeichern.

## 5.3 Arbeiten mit alten Protel Designs

Schaltpläne und PCB-Dokumente von älteren Protel Versionen können mit dem *Altium Designer* geöffnet werden. Folgendes ist beim Öffnen von Protel 99 Dateien zu beachten:

1. Alle Dokumente, welche im *ddb-File* gespeichert sind werden in separate Files extrahiert.
2. Projekte werden nach folgenden Regeln automatisch generiert.
  - Ein PCB Projekt (*PrjPCB*) wird für jeden Ordner erstellt, der einen Mix von Schaltplan, PCBs oder *PCB libraries* enthält.
  - Ein Library Paket (*PrjPkg*) wird erstellt, wenn ein Projekt Bauteilbibliotheken (.SchLib) enthält, aber keinen Schaltplan.
  - Es wird eine *Workspace* (*DsnWrk*) erstellt, die alle Projekte enthält.

# 6 Allgemeines

## 6.1 Anzeigesteuerung

In allen Editoren lässt sich die Anzeige mit den Tastenkombinationen aus der Tabelle 6-1 steuern.


**Tabelle 6-1: Tastenkürzel zur Steuerung der Anzeige**

Keystroke	Function
END	Redraws the view
PAGE DOWN CTRL + Mausrad	Zoom out (holds the current cursor position)
PAGE UP CTRL + Mausrad	Zoom in (holds the current cursor position)
CTRL + PAGE DOWN	View Document
CTRL + PAGE UP	Massive Zoom In around the current cursor position (PCB)
HOME	View pan (pan to centre the current cursor position)
SPACEBAR	Stops screen redraw
ARROW KEYS	Moves the cursor by one snap grid point in direction of the arrow
SHIFT + ARROW KEY	Moves the cursor by 10 snap grid points in the direction of the arrow

## 6.2 Auswahl von Objekten

Tabelle 6-2 listet einige Befehle der Selektionsfunktion auf.

**Tabelle 6-2: Tastenkürzel für die Auswahlfunktion**

Function	Keystroke
Click and drag	Select all objects enclosed by drag area
Click on object	Select an object (on a selected object, this will de-select it)
SHIFT + click on object and drag	copy the selected object
Edit » Select (S)	Select Inside Area, Outside Area, All, Net or Connection
Select Inside Area	 button on the Main toolbar

## 6.3 Mausfunktionen

Nützliche Mausfunktionen sind in der Tabelle 6-3 aufgeführt.

**Tabelle 6-3: Tastenkürzel für die ausgewählten Komponenten**

Keystroke	Function
Click-and-hold on object	Move an object
CTRL + click on object	Drag an object whilst maintaining Connectivity. Press the SPACEBAR to change mode.
Double-click on object	Edit an object's properties
Left-click	ENTER
Right-click	ESC

Ist ein Objekt am Cursor, bewirken die Tastenkombinationen aus Tabelle 6-4 besondere Funktionen.

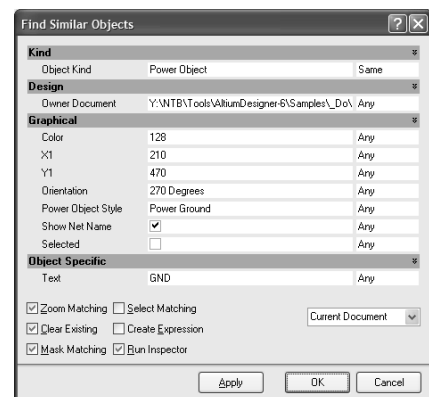
**Tabelle 6-4: Tastenkürzel für die Objekte am Cursor**

Keystroke	Function
SPACEBAR	Taste um ein Objekt zu rotieren
X	Taste vertikal spiegeln ( <i>flip vertical</i> )
Y	Taste horizontal spiegeln ( <i>flip horizontal</i> )
TAB	Den Properties-Dialog für das Objekt aufrufen. Ausnahme: Beim Einfügen kann nur die Position angegeben werden, an der das Objekt eingefügt wird.

## 6.4 Suche von Objekten

Sehr häufig ist es notwendig, Objekte zu finden und zu markieren. Mit **SHIFT + F** lassen sich einfache Zeichenketten suchen. Zum Suchen von ähnlichen Objekten gibt es die Funktion *Find Similar Objects*. Um ähnliche Objekte zu finden gehen Sie wie folgt vor:

- Zum nebenstehenden Dialog gelangt man durch klicken der rechten Maustaste auf ein Objekt und mit der Auswahl *Find Similar Objects* auswählt oder durch die Tastenkombination **SHIFT + F**.
- Es können nun alle Suchkriterien angegeben werden um mehrere Bauteile zu selektieren. Hierbei bedeutet *Any* einen beliebigen Wert, *Same*, dass der Wert genau der Eingabe entsprechen muss und *Different*, dass der Parameter sich genau von der Eingabe unterscheidet.
- Nach Drücken von *Apply* oder *OK* werden alle gefundenen Objekte maskiert. Das heisst, alle anderen Elemente werden in den Hintergrund gestellt. Zusätzlich können die Objekte selektiert werden, wenn die Option *Select Matching* aktiv ist.
- Die Maskierung und Auswahl kann mit **SHIFT + C** oder mit *Clear* unten rechts in der Statusleiste zurückgesetzt werden.



**Bild 6-1 Find Similar Object**

Für die selektierten Objekte gelten die Funktionen aus der Tabelle 6-5.

**Tabelle 6-5: Tastenkürzel für die ausgewählte Komponenten**

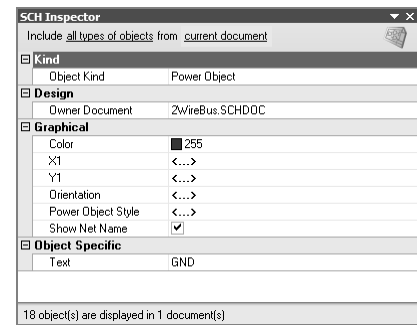
Keystroke	Function
cut, copied, pasted or cleared	Using the Edit menu commands

Keystroke	Function
moved	Click-and-hold on any selected object
moved or dragged	Using the <i>Edit &gt;&gt; Move</i> menu commands (M)
aligned	Using the <i>Edit &gt;&gt; Align</i> menu commands (A)
deleted	Using DELETE

## 6.5 Der Inspektor

Der Inspektor ist ein leistungsstarkes Panel um mehrere selektierte Objekte miteinander zu verändern. Man kann z. B. mit einem Schritt allen Widerständen einen gleichen Widerstandswert zuordnen. Der Dialog für den Inspector erscheint, durch die Funktion *Find Similar Objects* oder durch die Funktion *View >> Workspace Panels >> SCH >> SCH Inspector*.

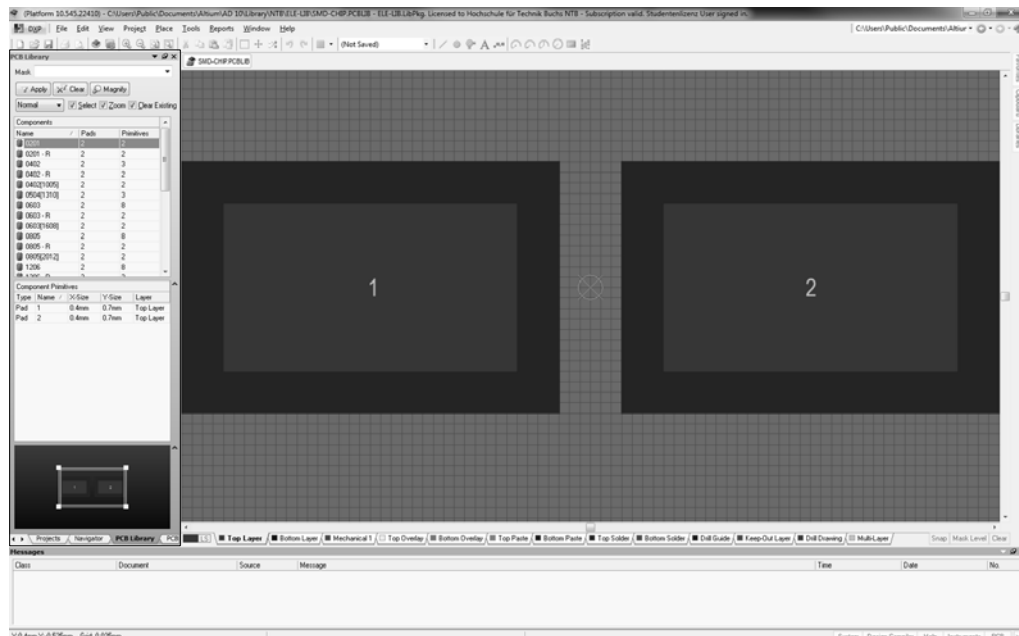
- Parameter, welche bei allen selektierten Bauteilen gleich sind, werden direkt mit dem Inhalt angegeben.
- Parameter, welche nicht bei allen selektierten Objekten gleich sind werden durch <...> ersetzt.
- Die Parameter können einfach geändert und mit der RETURN-Taste bestätigt werden.



**Bild 6-2 Dialog des Inspectors**

## 7 PCB Library Editor

In diesem Editor werden die Footprints für die Bauteile erstellt. Damit ein Footprint zu einem Bauteil passt müssen Anzahl und die *Designators* (in der Regel Nummern) der Pads mit den Pins des Schemasymbols zusammen passen. Auf die meisten Funktionen erfolgt der Zugriff über das *PCB Library Panel*.



**Bild 7-1 PCB Library Editor**

### 7.1 Neuer Footprint

Ein neues Bauteil erstellt man mit dem Menü *Tools >> New Blank Component* oder über das Kontextmenü des *PCB Library Editors*. Alternativ ist dies mit dem Wizard möglich. Er schafft für Standardbauformen eine gewisse Grundlage, für z. B. Stecker ist er wenig zu gebrauchen. Beim Abbrechen des Wizard erzeugt er ein Bauteil zur weiteren manuellen Bearbeitung. Es empfiehlt sich in mil zu arbeiten, ausser bei Bauteilen, welche ausschliesslich in mm vermasst sind.

Ein Footprint enthält normalerweise folgende Elemente:

- |             |  |
|-------------|--|
| Pads        | Für THT <sup>1</sup> -Bauteile werden die Pads auf dem Multilayer mit benötigtem Bohrdurchmesser (in mm), für SMD <sup>2</sup> auf dem <i>Top Layer</i> mit Bohrdurchmesser 0 platziert. Bei THT-Bauteilen wird der Pin 1 mit einer rechteckigen oder oktagonalen Form gezeichnet, die übrigen mit einer runden Form. SMD-Pads sind normalerweise rechteckig. Der Bohrdurchmesser richtet sich nach dem Durchmesser der Anschlüsse.  |
| Bauteilform | Sie ist mit <i>Place &gt;&gt; Line</i> auf dem <i>Top Overlay</i> zu zeichnen. Diese Linien sollen den Bauteilumriss möglichst exakt (oder ein wenig grösser) wiedergeben. Der <i>Design Rule Check (DRC)</i> überprüft anhand dieser Linien, ob die Bauteile genügend Abstand zueinander haben und somit bestückbar sind. Strings welche auf dem <i>Top Overlay</i> platziert werden gelten nicht als Bauteilbestandteil, deshalb ist z. B. die Polarisierungsmarkierung bei einem Elko mit einem String sinnvoller, da er dann auch ausserhalb des Bauteils liegen kann ohne eine <i>DRC</i> -Fehler zu generieren |

## 7.2 Nullpunkt definieren

Es ist wichtig das Bauteil vom Koordinatennullpunkt aus zu zeichnen. Dieser Punkt ist der Punkt, an dem das Bauteil während des Platzierens am Cursor erscheint. Der Nullpunkt ist über *Edit >> Set Reference* definierbar. Bei SMD-Bauelementen ist der Nullpunkt in die Mitte des Bauteils zu legen, da Bestückungsautomaten es so erwarten. Für konventionelle Bauelemente wird der Nullpunkt üblicherweise auf das Pad 1 gelegt. Mit *J R* oder springt der Cursor zum Nullpunkt.

Achten Sie auf eine sinnvolle Namensgebung. Dazu ist im *PCB Library* Panel den eben erstellen Baustein (Standardname: *PCBComponent\_1*) mit einem Doppelklick einen sinnvollen Namen einzutragen (z. B. *X\_3\_10x15\_H* für einen Stecker mit 3 Polen und den Abmessungen 10x15 mm in horizontaler Bauweise). Ebenfalls in diesem Dialog kann eine einfache Höhenangabe (*Height*) für das Bauteil eingegeben werden. Dies ist sinnvoll wenn der Print in ein Gehäuse eingebaut wird und nur ein gewisser Platz in der Höhe zur Verfügung steht. Die Höhenangaben können Sie mit *Design Rules* automatisch überprüfen.

## 7.3 Editieren bestehender Footprints

Häufig will man ein Bauteil auf der Basis eines bestehenden Bauteils erstellen. Der *PCB Library Editor* bietet hier die Möglichkeit ein Bauteil über die Zwischenablage zu kopieren. Dazu sind die gewünschten Bauteile in der Bauteilliste des *PCB Library Panel* auszuwählen. Mit dem Befehl *Copy* werden diese dann in die Zwischenablage kopiert und mit *Paste* in einer anderen Library wieder eingefügt. Dabei ist es wichtig, dass die Befehle vom Kontextmenü (rechte Maustaste) aufgerufen werden und nicht von der Menüleiste (oder im Menü der Punkt *Copy Component* gewählt wird). Soll ein Footprint aus einer *Integrated Library* (.IntLib) geändert werden, kann dies folgendermassen geschehen: In der PCB-Ebene den Footprint platzieren, auswählen, kopieren, Referenzpunkt anwählen (z. B. Pin 1) und in der projekteigenen PcbLib einfügen und nach belieben anpassen.

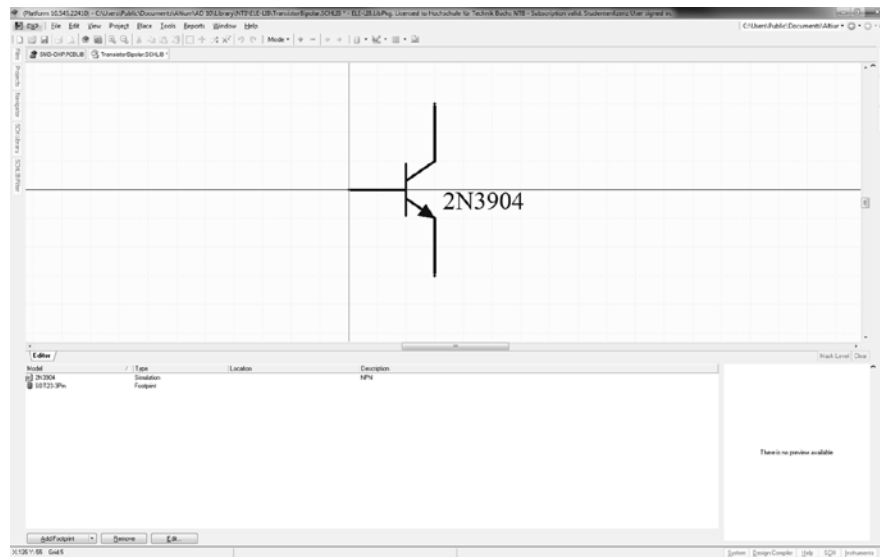
Wenn die Bauteile schon auf dem Print platziert sind und ein Footprint in der Library geändert werden muss können die Änderungen mit *Tools >> Update From PCB Libraries* ins PCB übertragen werden.

## 8 Schematic Library Editor

Dieser Abschnitt behandelt, wie Sie im *Schematic Library Editor* neue Bauteile erstellen. Der *Schematic Library Editor* ermöglicht, Bauteile in der Schaltplanebene zu erstellen und zu verwalten. Die Arbeitsweise im *Schematic Library Editor* ähnelt der Funktionen des Schaltplan Editors. Im Unterschied zum Schaltplan zeichnen wir hier keine Verbindungen. Zu den einzigen elektrischen Objekten gehören die Pins, an welche das Bauteil später im Schaltplan mit der Verbindungsleitung angeschlossen wird. Die *Schematic Libraries* (\*.SchLib) lassen sich über das Menü *File >> Open* öffnen.

<sup>1</sup> THT: Through Hole Technology (Durchsteckmontage)

<sup>2</sup> SMD: Surface Mounted Device (oberflächenmontierbares Bauteil)

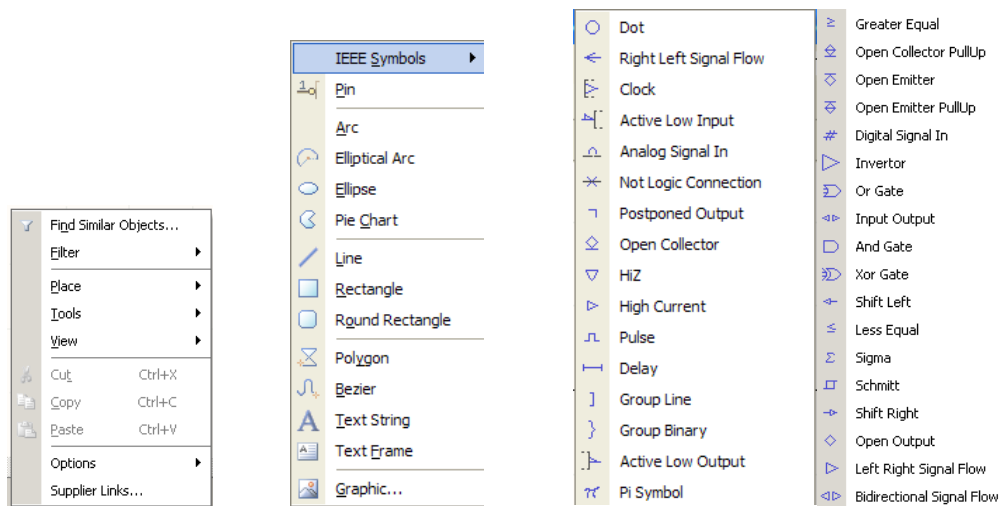


**Bild 8-1 Schematic Library Editor**



Beim Arbeiten im *Schematic Editor* ist unbedingt ein Raster (*Grid G*) von 10 oder 5 zu verwenden.

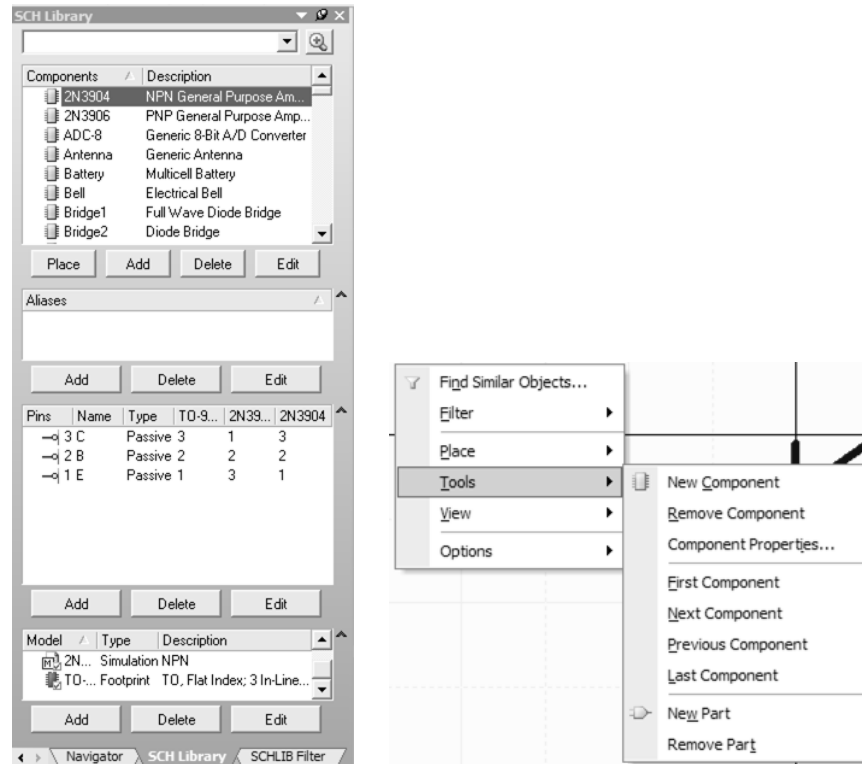
Das Bild 8-2 zeigt einige relevante Zeichnungsobjekte des *Schematic Library Editors*. Über die rechte Maustaste auf den Hintergrund mit dem Menü *Place* oder über das Menü *Place* sind Zeichenobjekte verfügbar.



**Bild 8-2 Zeichenobjekte des Schematic Library Editors**

## 8.1 Navigation in der Bauteilbibliothek

Um in der Bauteilbibliothek zu navigieren, öffnen Sie die Bibliotheksübersicht durch das Panel *SCH Library* auf der linken Bildschirmseite. In der Bibliotheksübersicht sind alle wichtigen Informationen zu einem Bauteil zusammengestellt (Bild 8-3). Alternativ kann zum nächsten und vorherigen Bauteil durch die rechte Maustaste und das Menü *Tools* navigiert werden.



**Bild 8-3 Übersicht über die *SCH Library***

## 8.2 Schematic Library Editor Terminologie

- Part** Eine Zusammenfassung von grafischen Objekten, die ein Teil eines *multi-part* Bauteiles repräsentieren (z. B. ein Inverter in einem 7404). Ein Part kann auch ein einfaches Bauteil, wie ein Widerstand sein.
- Part Zero** Das ist ein spezielles nicht sichtbares Bauteil, welches nur in *multi-part* Bauteilen vorkommt. Pins, welche diesem Bauteil zugeordnet werden, sind automatisch auf allen anderen sichtbar. Um Objekte dem *Part Zero* zuzuordnen, werden Sie auf irgendeinem Bauteil gezeichnet und dann im Dialog *Properties* dem *Part Zero* (Part Number = 0) zugeordnet.
- Component** Eine *Component* ist ein ganzes Bauteil. Bei einem *multi-part* Bauteil sind dies alle Bauteile, die sich in einem Gehäuse befinden.
- Aliases** Mehrere verschiedene Namen, welche dem gleichen Bauteil zugeordnet werden.
- Hidden Pins** Sind versteckte Pins, welche nicht zwangshalber angezeigt werden. Sie werden häufig für die Versorgungsspannungen verwendet.
- Mode** Ein Bauteil hat bis zu 255 verschiedene Anzeigemodi. Dies kann z. B. für alternative Pinanordnungen bei Operationsverstärkern verwendet werden.

Die IEEE Symbole können mit der „+“- und „-“-Tasten vergrößert oder verkleinert werden, bevor Sie platziert werden.

## 8.3 Component Properties

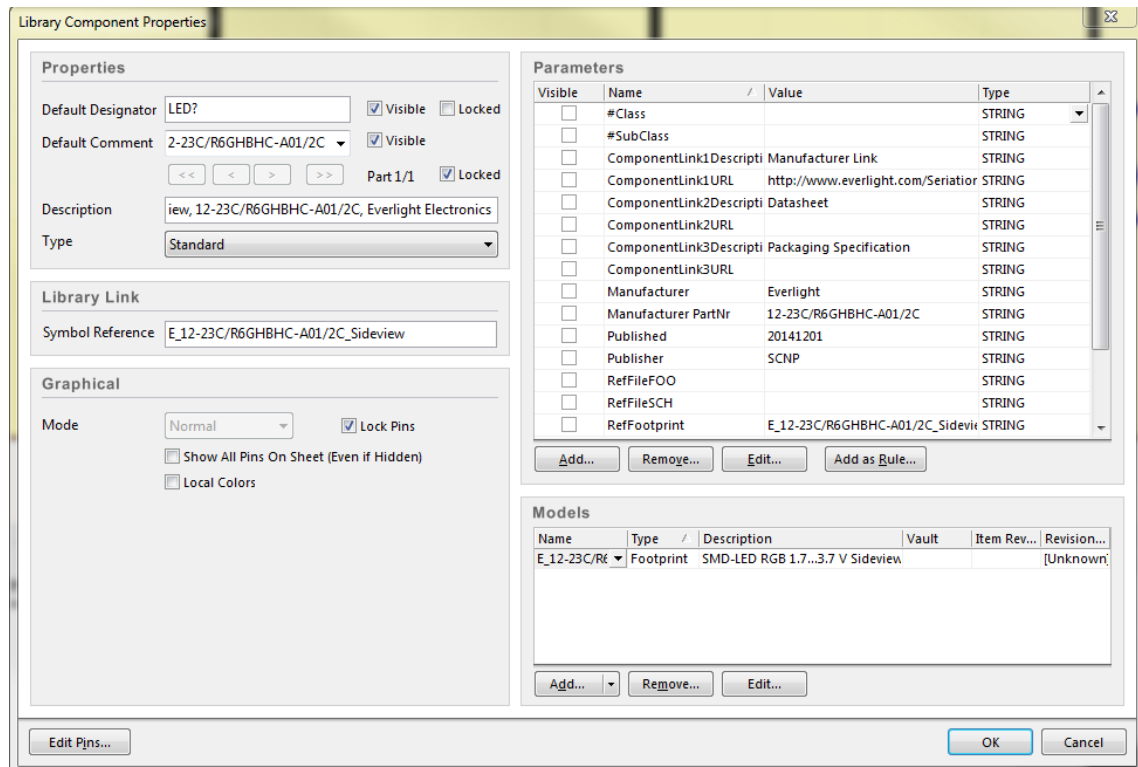


Bild 8-4 Library Component Properties Dialog

Typische Informationen, welche im *Library Component Properties Dialog* angegeben werden, sind:

- |                           |   |
|---------------------------|---|
| <i>Comment</i>            | Der <i>Comment</i> ist die Beschreibung des Bauteils. Bei einer integrierten Schaltung ist dies üblicherweise die Nummer z. B. 74HC32. Bei einem diskreten Bauteil (Widerstand, Kondensator) wird üblicherweise der Wert eingetragen. |
| <i>Default Designator</i> | Der <i>Default Designator</i> definiert den Präfixstring, welcher als Standard für den Designator erscheint.  |
| <i>Description</i>        | Die <i>Description</i> ist eine genauere Beschreibung der Funktion.   |
| <i>Models</i>             | Zusätzliche Modelle können einem Bauteil angehängt werden. Dies sind z. B. der Footprint, Spice-Simulationsmodelle oder ein 3D-Modell.  |

## 8.4 Neues Bauteil

Wenn die Library neu angelegt wurde kann der erste Schritt weggelassen werden.

1. Im *Sch Library Panel* auf die Taste *Add* klicken.
2. Mit *Place >> Rectangle* (PR) einen Rahmen vom Nullpunkt aus aufziehen, so dass alle Pins Platz finden werden
3. Unter *Place >> Pin* (PP) können nun die Anschlüsse des Bauteils platziert werden. Der Cursor ist an der Seite des Pins, welche im Schaltplan mit dem Wire verbunden werden muss um eine Verbindung zu erstellen. Deshalb soll er ausserhalb des Rechtecks sein. Bevor der Pin platziert wird mit der Tab-Taste die Optionen anzeigen und entsprechend einstellen:

*Display Name:* Name des Pins (z. B. C,B,E bei einem Transistor). Mit *Visible* kann er ein- oder ausgeblendet werden.



*Designator:*

Nummer des Pins. Mit ihm wird die Zuordnung zu dem Footprint-Pad gemacht. Mit Visible kann er ein- oder ausgeblendet werden. Mit OK bestätigen. Dann kann der Pin platziert werden. Generell sollten Eingänge links, Ausgänge rechts, positive Speisung oben und Masse/negative Speisung unten am Rechteck angebracht werden. Dadurch erhöht sich die Lesbarkeit des Schaltplans

4. Mit *Place >> Line (PL)* und *Place >> Text String (PT)* können allenfalls noch Details in das Rechteck platziert werden, um das Symbol verständlicher zu machen
5. Im *Sch Library* Panel ist der Baustein mit einem Doppelklick zu markieren und die nachfolgenden Angaben einzugeben:

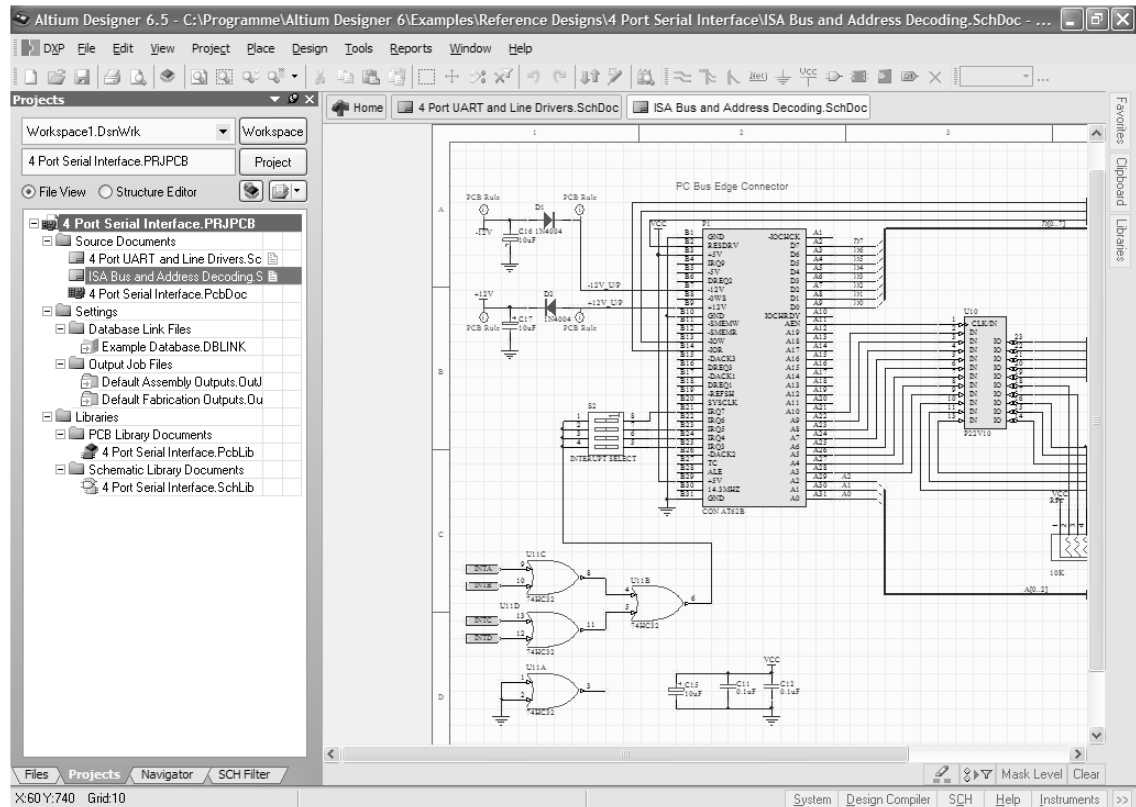
*Default Designator, Comment, Physical Component,...*

Unter dem Eintrag *Models for Component* ist mit der Funktion *Add* ein *Footprint* hinzuzufügen. Dann ist im Bereich *PCB Library* den Punkt *Any* zu wählen. Nun kann mit *Browse...* und der entsprechenden Wahl unter *Libraries* der vorhin erstellte Footprint gewählt werden (oder ein anderer passender aus der Standardbibliothek). 3x OK klicken.

Damit ist der Baustein fertig und kann im Schaltplan verwendet werden. Speichern Sie die Datei. Ist der Baustein im Projektschaltplan zu aktualisieren, können die Änderungen mit der Funktion *Tools >> Update From Libraries* in den Schaltplan übertragen werden.

## 9 Schaltplaneditor

Der Schaltplaneditor erscheint durch einen Doppelklick auf den gewünschten Schaltplan eines Projektes. Über den Schaltplaneditor wird der Schaltplan erstellt.






**Bild 9-1 Schaltplaneditor**

Die wichtigste Funktion im Schaltplaneditor sind Bauteile einfügen und diese Bauteile untereinander zu verbinden. Eine Übersicht über die Funktionen zeigen die nachfolgenden Abschnitte. Um die Ansicht im



Schaltplaneditor zu steuern, sind einige Funktionen in der Tabelle 9-1 aufgelistet.

**Tabelle 9-1: Befehle zur Steuerung der Anzeige**

Command	Toolbar	Shortcut Key	Description
Fit Document		VD or ZS	Display entire document
Fit All Objects		VF or ZA	Fits all objects in the current document window
Area		VA	Display a rectangular area of document by selecting diagonal vertices of the rectangle
Around Point		VP	Display a rectangular area of document by selecting the centre and one vertex of the rectangle
50%		V5	Set display magnification to 50%
100%		V1	Set display magnification to 100%
200%		V2	Set display magnification to 200%
400%		V4	Set display magnification to 400%
Zoom In		VI	Zoom In around current cursor position
Zoom Select		VE	Zoom the selected object
Zoom Out		VO	Zoom Out around current cursor position
Pan		VN or Home	Re-centre the screen around current cursor position
Refresh		VR or End	Update (redraw) the screen display



Beim Arbeiten im Schaltplaneditor ist unbedingt ein Raster (*Grid G*) von 10 oder 5 zu verwenden.

## 10 Libraries und Bauteile

Damit eine Schaltung entsteht, ist der Zugriff auf Bauteilbibliotheken (*Libraries*) notwendig. Die Bauteile und die Verbindungen zwischen den Bauteilen ergeben den Schaltplan.

### 10.1 Suchen und Laden der Libraries

Viele der mitgelieferten Bauteile werden in *integrated Libraries* bereitgestellt. Eine *integrierte Library* beinhaltet das Schaltplansymbol. Häufig sind weitere Komponenten wie *Footprints*, *Spice*-Modelle oder ein 3D-Modell an das Schaltplansymbol angefügt. Die verfügbaren Bauteile sind im *Libraries panel* aufgelistet. Die Libraries, die zur Auswahl stehen sind:

- Bibliotheken des aktiven Projektes: Normalerweise sind dies die selbst erstellten Libraries, welche nur für ein Projekt verwendet werden.
- Installierte Libraries: Bibliotheken, welche mehrfach verwendet werden.

Integrierte Libraries sind im Installationsverzeichnis ...\\Altium\\AD15\\Library zu finden.



NTB-eigene Bibliotheken sind im Verzeichnis ...\\Altium\\AD15\\Library\\NTB abgelegt. Die Bibliothek *ELE-LIB.IntLib* enthält einfache Elemente für die Schaltungssimulation. Die Bibliothek *ELE-LIB-ALL.IntLib* umfasst einige Komponenten für Projektarbeiten.

## 10.2 Bibliotheken hinzufügen

Um eine Library hinzuzufügen drückt man den *Libraries* Button im *Libraries Panel*. Die gleiche Funktion steht auch über das Menü *Design >> Add/Remove Library* zur Verfügung. Es erscheint ein Dialog mit den verfügbaren Bibliotheken.

Mit *Install* am unteren Rand des Dialogs können die Bibliotheken ergänzt werden. Hierbei öffnet sich ein Dialog zur Auswahl der gewünschten Bibliotheken. Mit OK erscheint die *Libraries* in der Übersichtsliste.

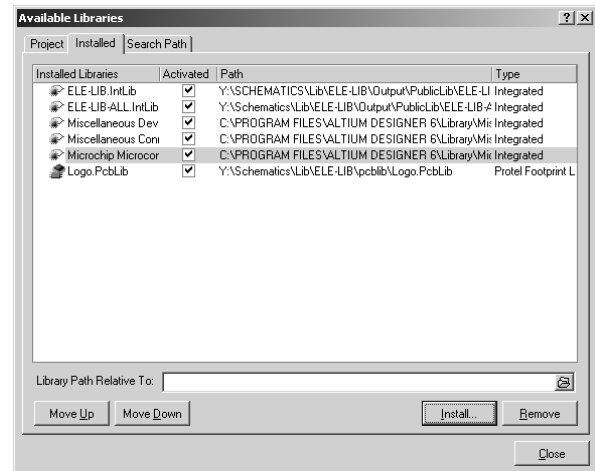


Bild 10-1 Bauteile aus der Bibliothek

## 10.3 In Bibliotheken suchen

Wähle *View >> Workspace Panels >> System >> Libraries* oder drücke den *Libraries* Knopf unten rechts um das *Libraries panel* zu öffnen. Das *Libraries panel* erlaubt den Zugriff auf die zurzeit verfügbaren Komponenten.

- Der *Libraries* Knopf öffnet den Dialog um Libraries zu entfernen oder hinzuzufügen.
- Bauteile aus der gerade ausgewählten Library werden in der Box unter dem Filterfeld aufgelistet. Der Filter ermöglicht es zu steuern, welche Bauteile aufgelistet werden. RES\* listet zum Beispiel alle Bauteile auf, welche mit RES beginnen.
- Wenn man den Namen eines Bauteils anklickt, so wird das Symbol im *Miniview* dargestellt. Die verfügbaren Footprints listet die Funktion ebenfalls auf.
- Die Funktion *Place* platziert das momentan ausgewählte Bauteil. Ein Doppelklick auf den Namen des Bauteils erfüllt dieselbe Aufgabe.
- Mit *Search* öffnet sich der Dialog um Bauteile zu suchen.

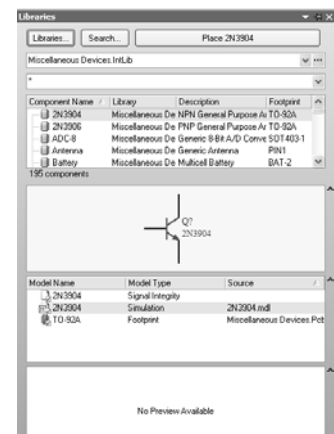
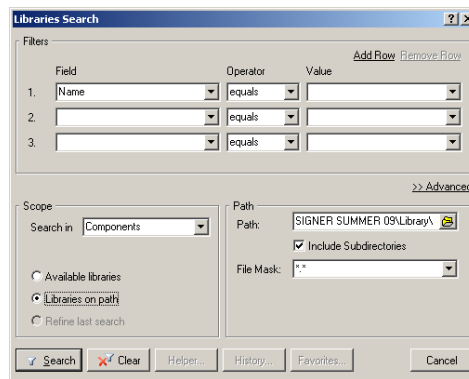


Bild 10-2 Bauteile aus der Bibliothek

## 10.4 Suchen von Bauteilen

Ist nicht bekannt, in welcher Bibliothek sich ein Bauteil befindet, so kann eine Suche mit dem *Search* Knopf und den *search Libraries-Dialog* erfolgen. Über diesen Dialog können Bauteilsymbole, Footprints oder 3D-Modelle gesucht werden.



**Bild 10-3 Bauteilsuche in der Bauteilbibliothek**

Tipps um Bauteile zu finden:

- Die Bauteile nach Referenz (Name) zu suchen ist generell schneller als alle anderen Optionen. Der *Scope* sollte auf *Libraries on Path* gestellt sein.
- Wenn der Name nicht genau bekannt ist können \* Wildcards verwendet werden. Der Suchstring \*5532\* findet zum Beispiel das Bauteil NE5532P
- Wenn die Referenz mehr als ein Wort beinhaltet, ist es hilfreich die Wörter mit Wildcards zu trennen z. B. \*diode\*schottky\*.
- Wenn keine Bauteile gefunden werden ist, eventuell der Suchpfad falsch angegeben.
- Sobald ein Bauteil gefunden wurde, kann die Suche mit dem *Stopp* Knopf abgebrochen werden.
- Wenn der Hersteller des gesuchten Bauteils bekannt ist, kann die Suche erheblich beschleunigt werden, indem in Path der Ordner des entsprechenden Herstellers gewählt wird.

## 11 Grafische und elektrische Objekte

### 11.1 Grafische Objekte

Die grafischen Objekte dienen der Ergänzung des Schaltplans. Diese Objekte haben keine elektrischen Eigenschaften und sind nur Zeichnungselemente. Die Zeichnungselemente sind über die Symbolleiste (Bild 11-1) oder über das Menü *Place >> Drawing Tools* zu erreichen. Während dem Platzieren eines Objekts können die Objekteigenschaften mit der TAB-Taste editiert werden.



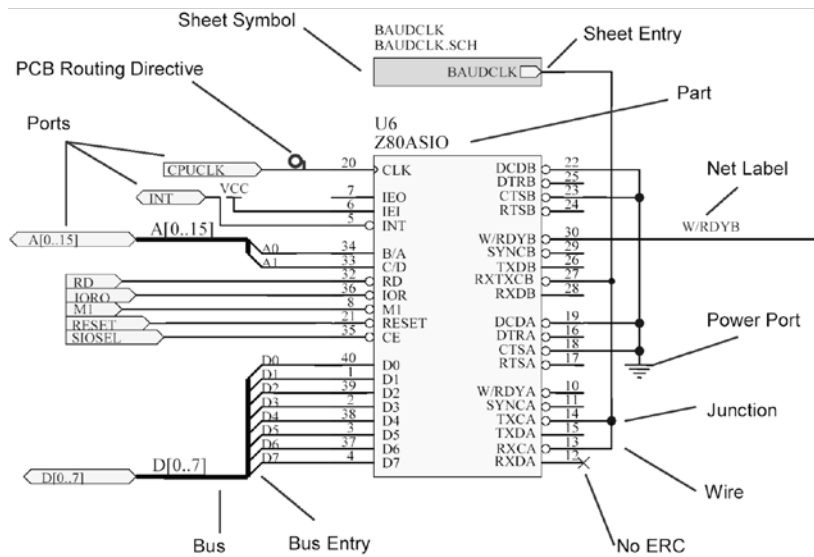
**Bild 11-1 Zeichnungselemente**

### 11.2 Elektrische Objekte

Die elektrischen Objekte definieren die physikalischen Eigenschaften des Schaltplans. Zu den elektrischen Objekten gehören Bauteile (*parts*) und die verbindenden Elemente wie Verbindungen (*wires*), Busse (*busses*) und Anschlüsse (*ports*). Diese Objekte werden verwendet um eine Netzliste aus dem Schaltplan zu erstellen. Sie sind nötig um Informationen zwischen dem Schaltplan und der Leiterplattebene zu transportieren. Die elektrischen Verbindungselemente sind über die Symbolleiste (Bild 11-2) oder über das Menü *Place* auffindbar. Der Text von elektrischen Objekten kann mit einer Linie oberhalb versehen werden, in dem nach jedem Zeichen ein "\"-Zeichen folgt. Das Bild 11-3 zeigt diverse elektrische Objekte, sowie deren Namen und Verwendung.



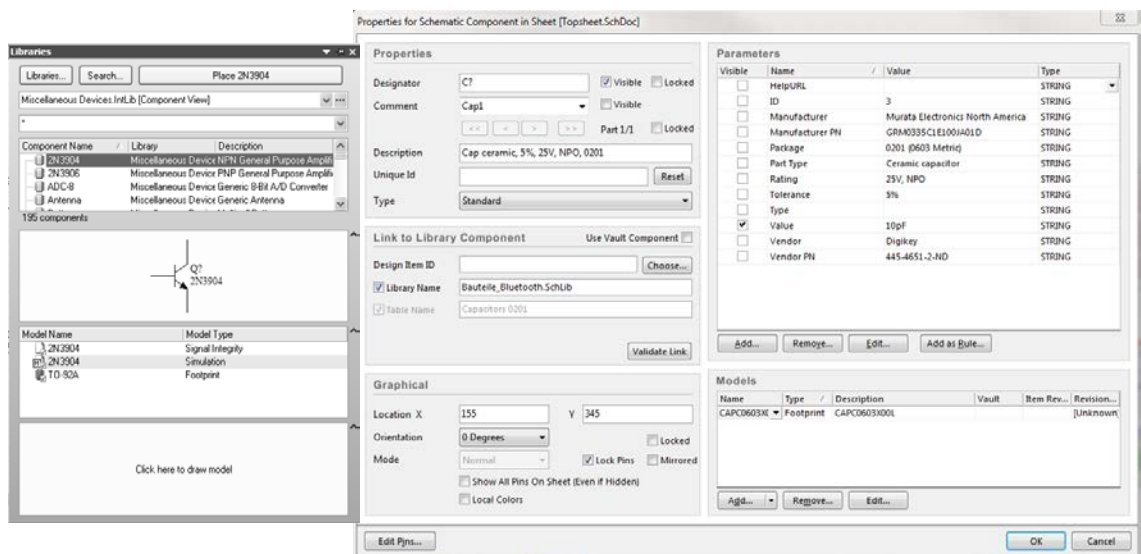
**Bild 11-2 Elektrische Verbindungselemente**



**Bild 11-3 Schaltplanelemente**

## 11.3 Bauteile platzieren

Ein Doppelklick auf den Bauteilnamen im *Libraries panel* erlaubt das Platzieren des ausgewählten Bauelements (Bild 11-4). Um die Eigenschaften (*properties*) des Bauteils zu editieren, ist die TAB Taste zu drücken (Bild 11-5).



**Bild 11-4 Komponenten-  
auswahl in den Libraries**

**Bild 11-5 Komponenteneigenschaften**

Der *Designator* identifiziert das Bauteil auf der Stückliste und dem Bestückungsplan. Üblicherweise wird R? für Widerstände, C? für Kondensatoren, U? für IC's, D? für Dioden und J? für Schalter als *Designatoren* verwendet. Im Feld *Comment* lässt sich eine genauere Bezeichnung für das Bauteil z. B. Typ des ICs (NE555) angeben. Es besteht beim Layout dann die Möglichkeit diesen Wert für den Bestückungsplan einzublenden. Das Feld *Value* bei Widerständen und Kondensatoren ist für die Simulation notwendig. Wenn der Designator gesetzt wird, bevor die Bauteilplatzierung erfolgt, erhöht sich der Designator automatisch. Einige immer wieder auftretende Footprints sind in der Tabelle 11-1 aufgelistet.

Tabelle 11-1: Gängige Footprints

Footprint	Beschreibung
0402 bis 1210	SMD Chipgehäuse für Widerstände, Spulen und Kondensatoren
SOT23	Small Outline Transistor (Transistor Gehäuse)
SO8, SO14 usw.	IC Gehäuse

## 11.4 Verdrahten

Die einzelnen Bauteile werden durch Verbindungsleitungen (*wires*) bzw. Netznamen (*net labels*) mit einander verbunden. Mehrere Leitungen lassen sich zu einem Bus (*bus*) mit Buseingängen zusammenfassen.

### Wires

Um eine Verbindungsleitung zu platzieren sind folgende Schritte notwendig:


- Wählen Sie den *Place Wire* Toolbar Knopf  oder das Menü *Place >> Wire (PW)*.
- Wires werden verwendet, um die elektrischen Verbindungen zu erstellen.

Achtung! Den Befehl *Place >> Wire* verwenden und nicht fälschlicherweise *Place Line*.

- Der Shortcut SHIFT + SPACEBAR erlaubt das Ändern der Orientierung der Leitungen. Es sind folgende Einstellungen möglich:
  - 90 Grad Start
  - 90 Grad End
  - 45 Grad Start
  - 45 Grad End
  - beliebiger Winkel
  - auto
- Die BACKSPACE-Taste löscht die zuletzt platzierte Leitung.
- Durch Drücken der SPACE-Taste wird die Abgangsrichtung von einem Bauteilanschluss umgeschaltet.
- Das Ende einer Verbindung muss auf einen *connection point* eines elektrischen Objektes fallen. Dies wird durch ein rotes Kreuz gekennzeichnet.
- Sobald mehr als 2 Verbindungen zusammentreffen wird ein Verbindungspunkt gesetzt.
- Bei Kreuzungen ist es gelegentlich notwendig einen Verbindungspunkt von Hand zu setzen. Dies erfolgt durch den Befehl *Place >> Manual Junction (PJ)*.


### Busse

Busse werden verwendet, um mehrere Verbindungen zusammenzufassen. Busse dienen auch zum Verbinden mehrerer Leitungen über einen Port auf einen anderen Schaltplan. Sie müssen einen Namen mit der Anzahl der Leitungen besitzen (z. B. D[0..7]). Um einen Bus zu platzieren sind die Schritte notwendig:

- Wähle den *Place Bus* Toolbar Knopf  oder das Menü *Place >> Bus (PB)*. Ein Bus wird in der gleichen Weise erstellt, wie eine Leitung.
- Busse können nur an Ports oder Schaltplaneingängen angeschlossen werden.

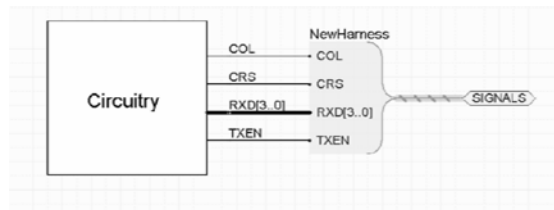
### Bus Entries

Mit dem Buseingang (*Bus Entries*) werden einzelne Verbindungsleitungen (*wire*) mit einem Bus zu zusammengeführt.

- Wähle den *Bus Entry* Toolbar Knopf  oder das Menü *Place >> Bus Entry (PU)*.
- Das Drücken der SPACE-Taste ermöglicht das Rotieren des Buseingangs (*bus entry*).
- Als Alternative können auch 45-Grad Verbindungen gemacht werden.





## Signal Harnesses

Mit *Signal Harnesses* lässt sich eine logische Gruppierung von einzelnen Leitungen und Bussen durchführen. Sie dienen zur Vereinfachung von komplexen Signaltopologien in einem Schaltplan oder über mehrere Schaltpläne (Bild 11-6).



**Bild 11-6 Signal Harness**

Es gibt vier Grundelemente, die der *Schematic Editor* bereitstellt:


- Ein *Place Signal Harness*  erlaubt die abstrakte Verbindung verschiedener Signale. Sie werden verwendet, um verschiedene Signale aus Subsystemen zu verbinden oder auf diese zu verweisen. Mit dem *Signal Harness* lassen sich unterschiedliche Signalverbindungen zwischen mehreren Blättern erstellen.
- Mit dem *Place Harness Connector*  lassen sich verschiedene Signale zusammen in ein *Signal Harness* überführen. Ein *Harness Connector* ist eine grafische Definition und ein grafischer Container der die aktuellen Netze, Busse und andere *Signal Harness* zu einem *Signal Harness* verbindet.
- Mit dem *Place Harness Entry*  erfolgt die grafische Definition eines Mitglieds des *Signal Harnesses*. Es ist zusätzlich ein logischer Verbindungspunkt für ein Netz, Busse und andere *Signal Harness*. Jeder Zugang ist mit einem *Harness Entry* zu markieren.
- Die *Harness Definitions*  ist eine formale textuelle Definition von *Signal Harness* Typen. Die Definition wird in einer Datei (\*.Harness) im Projekt gespeichert. Die *Harness Definitions* wird verwendet um Definitionen auf höherer Ebene zu erhalten.

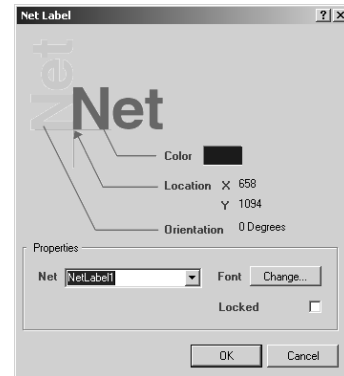
## Net Labels

Ein Netzlabel ermöglicht ein Netz zu identifizieren. Der Netzlabel erlaubt weiter Bauteilanschlüsse miteinander zu verbinden, ohne eine Verbindungsleitung zu platzieren. Dies soll aber nur für Busse oder zur Beschriftung eines Netzes verwendet werden, nicht als Wire-Ersatz, da dann ein Schaltplan sehr unleserlich wird.

- Eine Verbindung wird zwischen allen Netzlabels hergestellt, welche den gleichen Namen besitzen.
- Nur einen Namen pro Netz darf vergeben werden.
- Ein Label wird einem Netz dann zugewiesen, wenn sich der Referenzpunkt (unten links) auf der Verbindungsleitung befindet.
- Wenn das letzte Zeichen eines Labels eine Zahl ist, wird diese automatisch inkrementiert.

Um ein Netzlabel zu platzieren sind die Schritte notwendig:

- Betätigen Sie das Symbol *Place Net Label*  aus dem Toolbar oder wählen Sie das Menü *Place >> Net Label (PN)*.
- Drücke Sie die TAB-Taste um den Netzlabeltext zu editieren. Der Netzlabeldialog erscheint.
- Drücken Sie den Pfeil in der Listbox um bereits bestehende Netznamen auszuwählen. Tippfehler lassen sich dadurch minimieren.
- Die SPACEBAR-Taste dient dazu um den Label zu rotieren

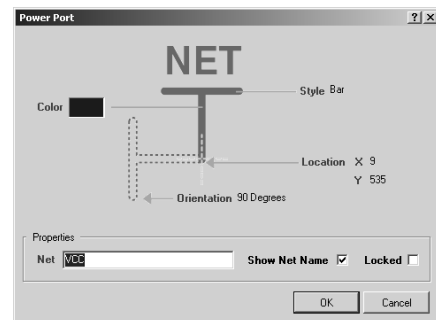


**Bild 11-7 Eigenschaften des Net Label setzen**

## Power Ports

*Power Ports* sind spezielle Netlabels, die für die Stromversorgung verwendet werden. Sie erlauben eine übersichtliche Darstellung der Stromversorgung im Schaltplan.





- Alle *Power Ports* mit denselben Namen werden miteinander verbunden.
- Der Style des *Power Ports* ändert nur das Aussehen, nicht aber die Verbindung.
- *Power ports* werden unter anderem auch verwendet, um versteckte (*hidden*) Pins zu kontaktieren. Diese Technik findet z. B. bei digitalen Bausteinen Anwendung.



**Bild 11-8 Eigenschaften der Power Ports**

**Achtung!** Die *Power Ports* enthalten keine Spannungs- oder Stromquellen für die Simulation. Sie verbinden nur gleichnamige Netze.

Wir verwenden die *Power Ports* folgendermassen:

- Den Pfeil (*Style = arrow*)  für Versorgungsspannung in der Farbe rot (*Color*).
- Den Balken (*Style = bar*)  für Masse in der Farbe rot (*Color*).
- Den Kreis (*Style = circle*)  für diverse Signale in der Farbe rot (*Color*). Nur für fast überall verwendete Signale (z. B. Clock, Uref) gebrauchen, da sonst das Schaltplan unleserlich wird.
- Die Anderen drei Masse oder Erdesymbole  werden nach Möglichkeit nicht verwendet, ausser für Erde und Schutzleiter. Der Grund liegt darin, dass die Schaltpläne einheitlich lesbar werden.

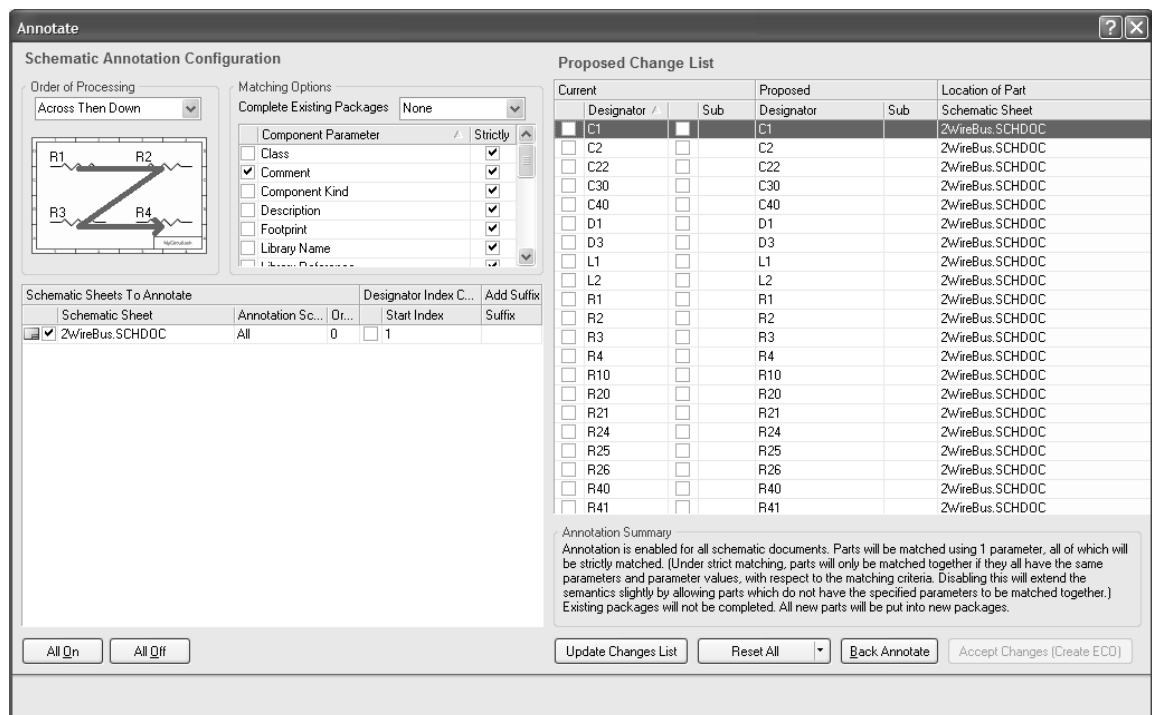


## 12 Designatoren automatisch zuweisen

Mit dem Schaltplaneditor ist es möglich die Bauteilnummerierung automatisch nach der Position zuzuweisen. Dieser Vorgang nennt sich *position-based re-annotation*.

### 12.1 Annotate verwenden

Mit dem Befehl *Tools >> Annotate Schematics* können alle „?“ durch eine fortlaufende Nummer ersetzt werden. Es besteht ebenso die Möglichkeit alle vergebenen Nummer zurückzusetzen und wieder neu zu vergeben. Durch diesen Vorgang erhält man die Gewissheit, dass keine Nummer doppelt vergeben wurde. Das Bild 12-1 zeigt den Dialog der Funktion.



**Bild 12-1 Dialog für die Annotate-Funktion**

Der Dialog bietet folgende Funktionen an:

- Order of Processing:* Die Reihenfolge nach der die Nummern vergeben werden.
- Schematic Sheets to Annotate:* Hier können alle Schaltpläne ausgewählt werden, welche in den Vorgang eingeschlossen werden sollen.
- Update Change List:* Es werden alle noch nicht zugewiesenen Bauteile nummeriert.
- Reset All:* Alle Nummern werden auf ein „?“ zurückgesetzt.

Wenn man *Update* oder *Reset* drückt kommt ein Dialog, welcher Details der Änderungen angibt. Wenn man mit dem Ergebnis zufrieden ist, ist dies durch *Accept Changes (Create ECO)* zu bestätigen. Darauf kommt eine neue Dialogbox, welche nun die effektiven Änderungen auflistet. Nach deren Bestätigung erfolgt die tatsächliche Änderung. Wenn das oben beschriebene Vorgehen zu Mühsam ist, kann mit dem Befehl *Tools >> Annotate Schematics Quielyt* (oder Shortcut TU) alle Bauteile mit einem „?“ im Designator durchnummerieren lassen.

Falls ein Bauteil nicht automatisch nummeriert werden soll, erfolgt dies in den *Component Properties* mit der Option *Designator locked* auf aktiv.



## 13 Multi-sheet designs


Wenn zwei oder mehr Schaltpläne eine Leiterplatte ergeben, so handelt es sich um ein *multi-sheet design*. Ein Schaltplan ist ein Teil eines solchen Designs. Jeder Schaltplan wird auf einem hierarchisch übergeordneten Schaltplan durch ein Symbol (*sheet symbol*) dargestellt. Der Vorteil eines *multi-sheet designs* liegt in der übersichtlicheren Darstellung und Modularisierung von umfangreichen Schaltungen.

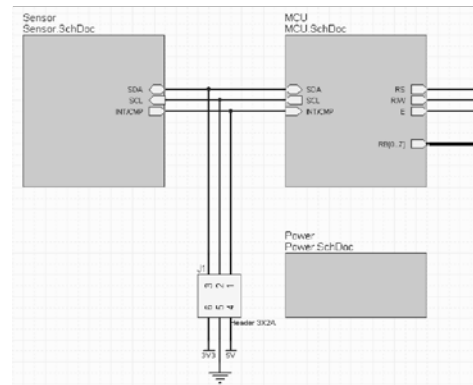
Die Aufteilung in mehrere Schaltpläne hängt vom Umfang der Schaltung ab. Als Faustregel gilt, dass auf einem A4-Blatt sich 30 Bauelemente platzieren lassen.

### 13.1 Strukturieren eines multi-sheet Designs

Ein *multi-sheet design* ist hierarchisch aufgebaut. Es gibt jeweils ein Schalplan, der im Ursprung der Hierarchie steht. Ein untergeordneter Schaltplan wird durch ein spezielles Symbol dargestellt. Dieses Symbol verweist auf den Dateinamen des Subschaltplans (Bild 13-1).

Das Erstellen eines Symbols aus dem Schaltplan führt der Befehl *Place >> Sheet Symbol (PS)* oder

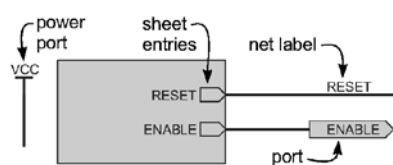
durch das Symbol *Place Sheet Symbol* . Ist der Dateinamen eingegeben und die Datei in das Projekt eingebunden, so können die erstellten Ports mit dem Befehl *Design >> Synchronize Sheet Entries and Ports (DP oder SP)* auf dem *Sheet Symbol* erzeugt werden.



**Bild 13-1** Beispiel für ein Multi Sheet Design

### 13.2 Multi-sheet Design Verbindungen

Elektrische Verbindungen werden durch diverse Typen von Identifiers hergestellt. Die Verbindungen basieren im Wesentlichen auf Namen des *net identifiers*. Diese Objekte erlauben die Verbindungen zwischen den einzelnen Netzen der Schaltpläne. Die folgende Grafik zeigt einige dieser Objekte.



**Bild 13-2** Verbindungen in einem *Multi Sheet Design*

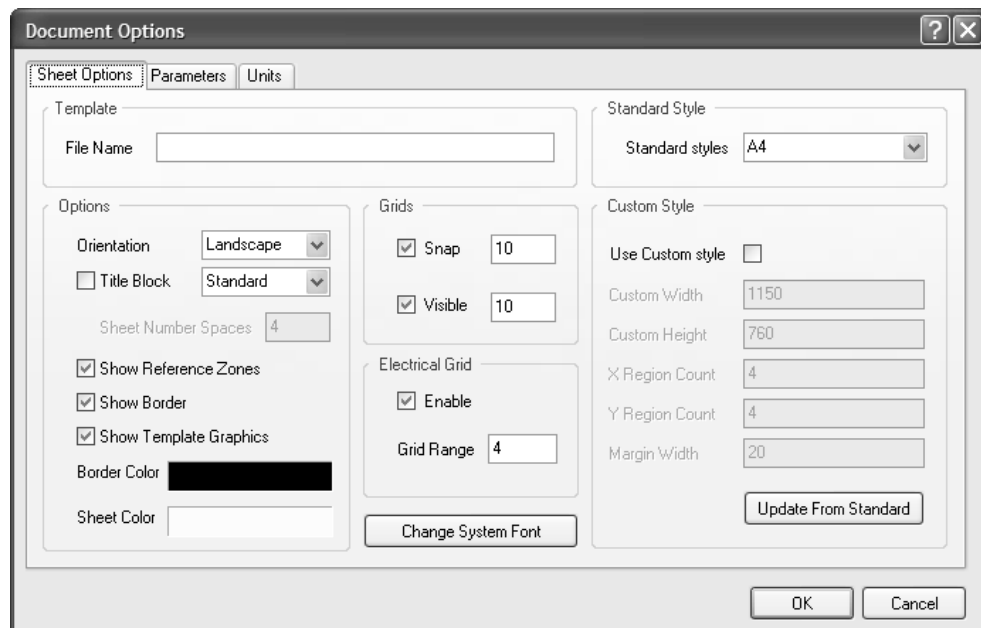
- net label* Wird verwendet um ein Netz eindeutig bestimmen zu können. Eine Verbindung geschieht zwischen allen gleich benannten Netzen auf einem Schaltplan und je nach Einstellung des *net identifier scope* auch auf anderen Schaltplänen des Projekts. Die Einstellungen erfolgen in den *project options* im Dialog *Options* unter *Netlist Option* und *Net Identifier Scope*.
- Port* Ein Port verbindet einen Schaltplan nach Aussen.
- Sheet Entry* Eine Verbindung auf dem übergeordneten Schaltplan zu einem anderen Schaltplan ermöglicht das *Sheet Entry*-Symbol.
- Power Port* Alle *power ports* sind global miteinander verbunden.
- Hidden Pin* Die *Hidden Pins* haben die gleiche Eigenschaft wie *power ports*, sie besitzen miteinander eine globale Verbindung, wenn sie dem gleichen Netz zugeordnet sind.



Vertrauen in die Software ist schon gut, aber manchmal ist es besser, wenn man einige Verbindungen auf dem Layout auch kontrolliert, ob diese wirklich richtig gemacht wurden. Es besteht immer die Möglichkeit, dass einige Einstellungen zu einem nicht gewünschten Resultat führen.

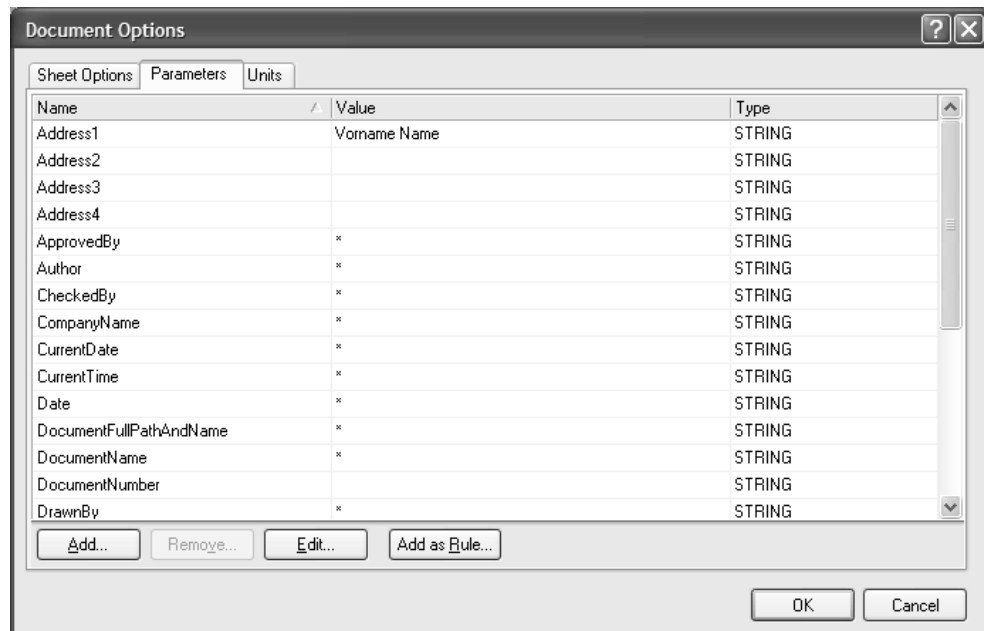
## 14 Dokument Optionen

Die Dokumentoptionen erlauben individuell für jeden Schaltplan Parameter zu setzen. Die Einstellungen speichert der Schaltplan. Der Dokumentoptionen-Dialog kann mit einem Doppelklick auf den Schaltplanrand, durch die rechte Maustaste über das Menü *Option >> Document Options* oder durch Menü *Design >> Document Options* angezeigt werden (Bild 14-1).



**Bild 14-1 Sheet Options**

Die Parameter dienen der zusätzlichen Angabe von Design oder Autor (Bild 14-2). Es ist empfehlenswert diese Daten gleich zu Beginn einzutragen. Jedem Parameter ist ein String zugeordnet. Diese Strings werden normalerweise erst beim Ausdrucken eines Schaltplans ersetzt. Um die Daten bereits auf dem Bildschirm anzuzeigen, wählen Sie die Option *Convert Special Strings* im *Schematics - Graphical Editing* Tab des *Preferences Dialog* (*Tools >> Schematic Preferences*).



**Bild 14-2 Sheet Options – Parameter**

In Tabelle 14-1 sind die *Special Strings* und deren Bedeutung aufgelistet, welche bei den Dokumentoptionen zum Einsatz kommen.

**Tabelle 14-1: Special String**

Special String	Description
=Address1	Line of an address
=Address2	Line of an address
=Address3	Line of an address
=Address4	Line of an address
=ApprovedBy	Approver's name
=Author	Author's name
=Checked By	Checker's name
=CompanyName	Company name
=Current Date	Computer System date (value entered automatically)
=CurrentTime	Computer System time (value entered automatically)
=Date	Date (not automatically updated)
=DocumentFullPath AndName	Filename with full path of the schematic sheet (value entered automatically)
=DocumentName	Filename without the path (value entered automatically)
=DocumentNumber	Document number
=DrawnBy	Draftsperson's name
=Engineer	Engineer's name
=Image Path	Path to image file
=Modified Date	Computer System date of last modification to file (value entered automatically)
=Organization	Organisation name
=Revision	Revision number
=Rule	Rule description if added using Add as Rule Option
=SheetNumber	Schematic sheet number
=SheetTotal	Total number of sheets in the project
=Time	Time (not automatically updated)
=Title	Title of schematic sheet

## 15 Projekt compilieren und verifizieren

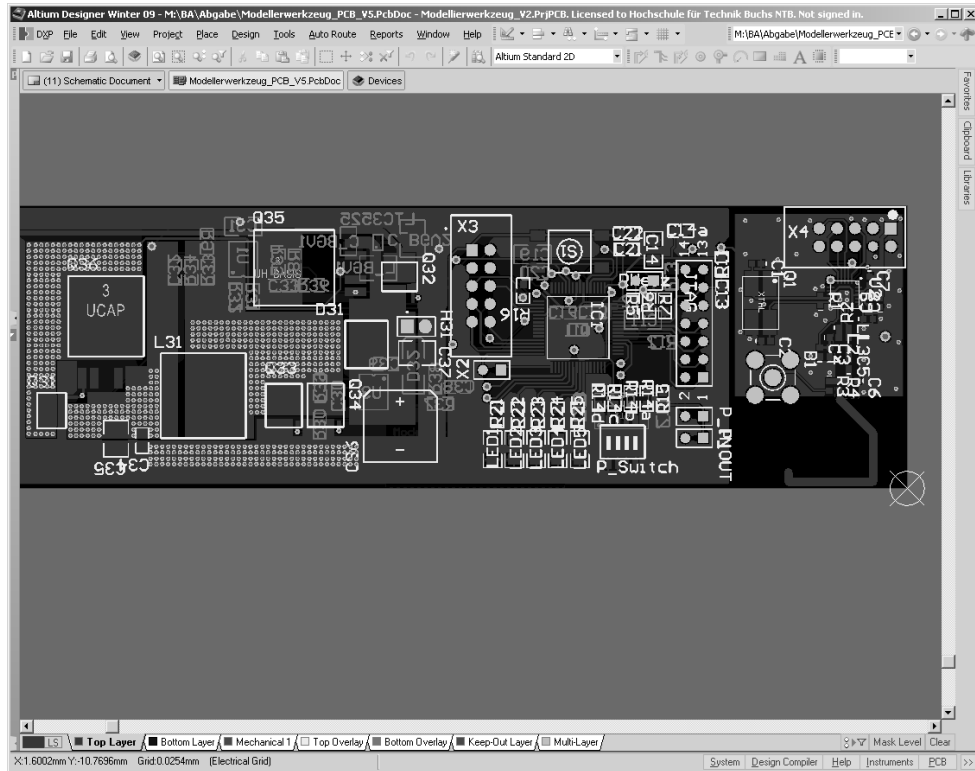
Hier werden die nötigen Schritte erklärt, bevor die Daten von einem Schaltplan in das PCB Layout transferierbar sind. Im *Altium Designer* wird der Schaltplan compiliert. Dieser Vorgang überprüft die gesetzten Regeln und erstellt Zusatzdaten, welche es ermöglichen das Projekt mit dem Navigator oder dem Browser zu untersuchen. Das Ergebnis, Warn- und Fehlermeldungen, erscheinen im *Messages Panel*. Im Falle eines Fehlers öffnet sich das Fenster automatisch. Alle Parameter, die beim Compilieren geprüft werden, finden sich unter *Project >> Project Option*.

Ist das Schaltplandokument fehlerfrei, so kann es mit Befehl *Design >> Update PCB* in das PCB-File portiert werden. Der Befehl ist allerdings nur verfügbar, wenn im Projekt bereits ein abgespeichertes PCB-File vorhanden ist.



## 16 Grundlagen des PCB Editors

Der *PCB Editor* erscheint, sobald ein PCB Dokument geöffnet wird. Er besitzt im Wesentlichen dieselben Eigenschaften und Funktionen wie der Schaltplaneditor.



**Bild 16-1 PCB Editor**

Eine Leiterplatte wird als eine Serie von Layern gefertigt. Diese Layer werden je nach Funktion benannt (vgl. Tabelle 16-1). Am unteren Ende des *PCB Editors* befinden sich Tabs mit denen der aktive Layer ausgewählt werden kann (vgl. Bild 16-2). Der aktive Layer ist immer im Vordergrund. Einige Objekte wie z. B. das Polygon können nur selektiert werden, wenn der Layer aktiv ist. Um zwischen den Layern zu wechseln ohne die Maus zu benutzen sind die Tasten +, - und \* sehr nützlich.



**Bild 16-2 PCB Editor Layer**

**Tabelle 16-1: Layerbeschreibung**

Layer	Beschreibung
Top Layer	Kupfer auf der Oberseite (wird auch für Drahtbrücken bei einseitigen PCB verwendet).
Bottom Layer	Kupfer auf der Unterseite.
Keep-Out Layer	Der <i>Keep-Out Layer</i> gibt an, in welchem Bereich Kupfer und Bauelemente liegen dürfen, er ist meistens auch die mechanische Begrenzung der Leiterplatte.
Mechanical 1	Der Layer <i>Mechanical 1</i> legt fest, wo die Abmessungen der Leiterplatte sind. Die Linienbreite der Aussenkontur beträgt 0 mm. Die Kontur muss geschlossen sein und darf keine Linienüberstände aufweisen!
Mechanical X	Weitere mechanische Eigenschaften z. B. Linien, welche Platzeinschränkungen ergeben können dort markiert werden.
TopOverlay	Beschriftung auf der Oberseite. Daraus entsteht der Bestückungsplan.
BottomOverlay	Beschriftung auf der Unterseite.
Multi-Layer	Alles was auf allen Kupferlayern erscheinen soll, wie z. B. Pads.
Drill-Drawing	Symbole für die Bohrlochgrößen, nicht zu verwechseln mit dem Drill Guide!



Jeder Layer kann ein- oder ausgeblendet werden. Dazu kann am einfachsten die Kurztaste *L* benützen und die entsprechenden Häkchen setzen.



Vor Beginn eines Designs sollte folgendes überlegt werden:

- Gibt es mechanische Vorgaben für die Leiterplatte? Wenn ja, sollte die mechanischen Abmessungen der Leiterplatte im *Mechanical 1* Layer mit der Linienbreite von 0 mm zuerst gezeichnet werden. In welchem Bereich Bauteile und Kupferflächen liegen ist im *Keep-Out Layer* zu definieren.
- Im Normalfall zeichnen wir an der NTB immer doppelseitige Leiterplatten. Die Leiterplatten besitzen galvanische Durchkontaktierungen.

## 16.1 Wichtige Shortcuts

Die Tabelle 16-2 zeigt die Shortcuts für verschiedene Zoom-Funktionen des PCB-Editors. In der Tabelle 16-3 sind weitere Tastenkürzel des PCB-Editors aufgeführt.

**Tabelle 16-2: Shortcuts für Zoom-Funktionen des PCB-Editors**

Menu Command	Toolbar	Shortcut	Description
Fit Document		VD	Fits all objects in the current document window
Fit Board		VF or ZB	Fits all objects located on signal layers in the current document window
Area		VA	Display a rectangular area of document by selecting diagonal vertices of the rectangle
Around Point		VP	Display a rectangular area of document by selecting the centre and then a vertex of the rectangle
View Selected Objects		VE	Fits selected objects in the current document window
Zoom In		VI	Zooms in on cursor position
Zoom Out		VO	Zooms out from cursor position
Zoom Last		VZ	Returns display to its state before the last view command
Refresh		VR	Updates (redraws) the screen
Flip Board		VB	Flips Board vertical on axis through cursor

**Tabelle 16-3: Weitere Tastenkürzel des PCB-Editors**

Keystroke	Function
END	Redraws the view
ALT+END	Redraw Current layer
PAGE DOWN	Zoom out (holds the current cursor position)
PAGE UP	Zoom in (holds the current cursor position)
CTRL + PAGE DOWN	View Document
CTRL + PAGE UP	Massive Zoom In around the current cursor position
HOME	View pan (pan to centre the current cursor position)
SPACEBAR	Stops screen redraw
ARROW KEYS	Moves the cursor by one snap grid point in the direction of arrow
SHIFT + ARROW KEY	Moves the cursor by 10 snap grid points in the direction of arrow

## 17 Das PCB Panel (Navigator)

Das *PCB Panel* bietet vielfältige Möglichkeiten die Leiterplatte zu durchsuchen. Sobald im Panel etwas ausgewählt wurde, werden die entsprechenden Objekte im Workspace hervorgehoben. Durch das Markieren der *Select Option* lassen sich die gewählten Objekte gleich selektieren. Dies ist vor allem für die Zuweisung von neuen Eigenschaften mit dem Inspektor von Vorteil.

Die *Drop down-Listen* oben bieten die Möglichkeit das *PCB* nach verschiedenen Kriterien zu durchsuchen.

- Nets
- Components
- From-To Editor
- Split Plane Editor
- Differential Pairs Editor
- Polygons
- Hole Size Editor
- 3D Models
- Structure Classes

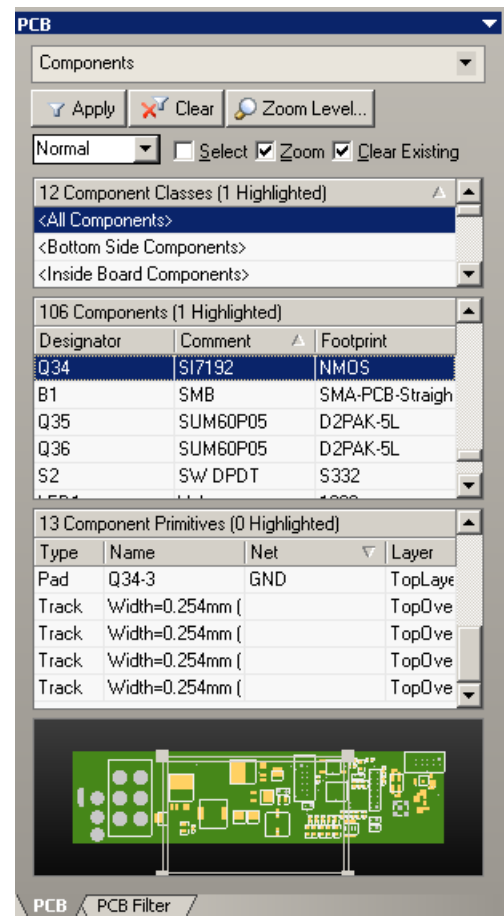
Sobald ein Suchkriterium ausgewählt ist, erscheinen unten alle zu dieser Gruppe gehörenden Objekte. Bei der Selektion eines Objekts erscheinen wiederum alle zu diesem Objekt gehörenden Unterobjekte.

### Beispiel:

Alle Pads von Widerständen sollen selektiert werden, um danach deren Grösse zu ändern.

1. Wähle *Components* in der Liste.
2. Option *Select* nicht vergessen.
3. Klicke auf den Titel *Designator* um die Liste nach Referenzbezeichnung zu ordnen.
4. Selektion aller *R?* mit Mausklick SHIFT + Klick oder CTRL + Klick
5. Auf *Type* klicken um nach Type zu ordnen
6. Alle Pads selektieren. Das erste Pad anklicken und mit einem SHIFT + Klick auf den letzten Pad gehen.
7. Nun lassen sich mit der rechten Maustaste oder dem Menu *Properties...* die Eigenschaften ändern.

Der *MiniViewer* (ganz unten) gibt einen Überblick über das gesamte PCB. Die doppelte Linie zeigt auf dem Bildschirm den angezeigten Ausschnitt an. Dieser Ausschnitt ist mit dem Mauscursor veränderbar.



**Bild 17-1 PCB Panel**

## 18 Neues PCB Erstellen

Um ein neues PCB zu erstellen wählen Sie im Menu *File >> New >> PCB* aus. Es erscheint ein neues PCB mit einem Standardformat. Wenn der Ausschnitt nicht gross genug ist, so muss ein neuer Umriss mit dem Befehl *Design >> Board Shape >> Redefine Board Shape* erstellt werden. Der Umriss ist in der Regel deckungsgleich mit dem Board.

### 18.1 Festlegen der Leiterplattendicke

Nach dem Erstellen eines PCB-Dokuments ist die Dicke und den Aufbau der Leiterplatte festzulegen. Hierzu öffnet man den Stack-Manager mit *Design – Layer Stack Manager* (Tastenkürzel *O K*) (vgl. Bild 18-1).

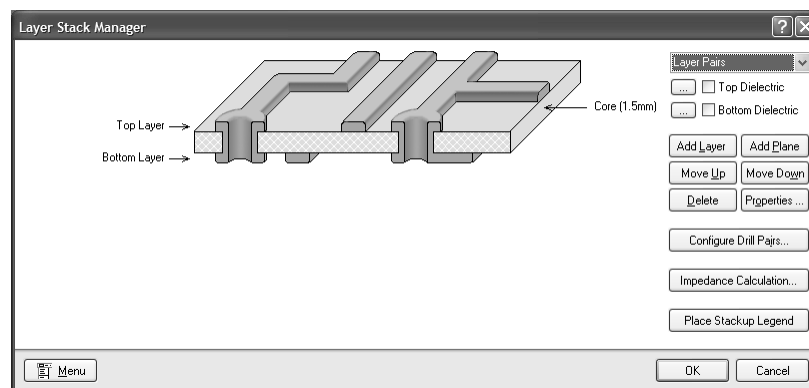


Bild 18-1 Layer Stack Manager

### 18.2 Einrastgitter

Im Umgang mit einem Layout-Tool ist es sehr wichtig, das Gitter (*Snap Grid*) lässt sich am einfachsten mit einem Klick auf das entsprechende Icon umstellen. Dabei ist vor allem bei Veränderung der Masseinheit zu empfehlen auf *Set Snap Grid* zu klicken (Tastenkürzel *CTRL + SHIFT + G*).

Der Ursprung des Gitters sollte sich an der linken unteren Ecke der Leiterplatte befinden. Er kann mit dem Befehl *Edit >> Origin >> Set* neu gesetzt werden.

Üblicherweise denkt man in Millimeter. Speziell dann, wenn wir in einem Gehäuse die maximale Grösse der Leiterplatte ausmessen. Die Masseinheit, die wir hier verwenden ist mm. Es ist also naheliegend das Gitter für den Umriss des PCB auf z. B. 1 mm zu stellen. Sie dürfen aber nicht vergessen, das Gitter wieder auf **mil** zurückzustellen. Ein vernünftiges Gitter zum Layouten ist 5 mil. Kleiner macht selten Sinn. Ein grösseres Gitter kann während der Bauteilplatzierung durchaus sinnvoll sein.

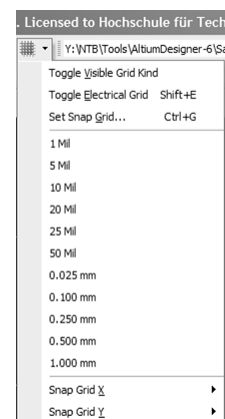


Bild 18-2 Gittereinstellungen

### Was ist ein mil?

Im oberen Abschnitt wurde die Einheit *mil* mehrmals erwähnt. Ein mil ist 1/1000 Inch, also 25.4 µm. Das Standardraster von vielen elektronischen Bauteilen liegt bei 100 mil (2.54 mm). So sind z. B. die meisten Experimentierboards, Lochrasterplatten und Steckerleisten auf das Raster von 100 mil (2.54 mm) ausgelegt. Einige Bauelemente und Gehäuseabmessungen sind hingegen in der metrischen Masseinheit festgelegt. Das ist der Grund, weshalb beide Einheiten verwendet werden. Das Umschalten zwischen der Einheit mil und mm geschieht durch die Taste *Q*. Falls in einem Dialog (z. B. Bohrdurchmesser) ein Mass in mm statt mil eingegeben werden soll, kann einfach nach der Zahl die Einheit mm eingegeben werden.



Ist es notwendig die Distanz zwischen zwei Punkten zu messen, so ist dies mit der Funktion *Measure Distance* (CTRL + M oder Kurztasten: R M ) möglich. Die Umrechnung zwischen den beiden Einheiten zeigt die Tabelle 18-1.

**Tabelle 18-1: Umrechnung zwischen metrischer und imperialer Masseinheit**

Imperial Längeneinheit	Metrisches Längeneinheit
1 Inch = 1'000 MIL = 1'000'000 MICRON	2.54 cm = 25.4 mm = 25400 µm
0.394 Inch = 394 MIL = 394'000 MICRON	1 cm = 10 mm = 10'000 µm
1 MIL = 0.001 Inch	25.4 µm = 0.0254 mm = 0.00254 cm
0.394 MIL = 0.000394 Inch	1 µm = 0.001 mm = 0.0001 cm
1 MICRON = 0.001 MIL = 0.000001 Inch	0.0254 µm = 0.0000254mm = 0.00000254 cm

## 18.3 Umriss der Leiterplatte

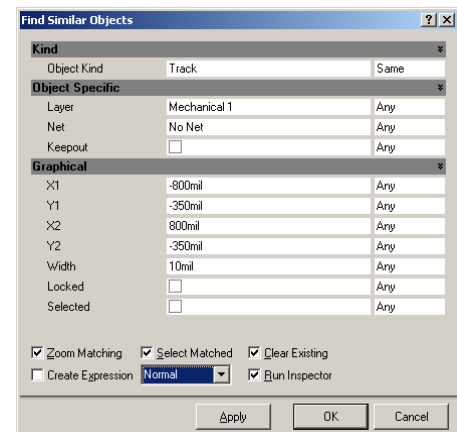
Sobald die mechanischen Ausmasse der Leiterplatte bekannt sind, müssen die Grenzen mit dem *Mechanical 1 Layer* gezeichnet werden. Er definiert die Aussenkontur und die Schnittkante für die Leiterplatte. Um die Grenzen zu zeichnen gehen Sie wie folgt vor:

1. Wählen Sie den Tab am unteren Rand des PCB-Editors den *Mechanical 1 Layer* aus.
2. Die Linie wird mit der Funktion *Place >> Line* (Kurztasten: P L) gezeichnet. Achten Sie darauf, dass die Linienbreite 0 mm beträgt.
3. Klicke auf den Startpunkt des Umrisses. Vorzugsweise ist der Umriss um den Ursprung des Koordinatensystems (mit CTRL + END oder Menü *Edit >> Jump >> Current Origin*) zu zeichnen. Alternativ ist auch eine neue Definition des Ursprungs möglich (*Edit >> Origin >> Set*).
4. Der Umriss kann fertig gezeichnet werden. Mit SPACE und SHIFT + SPACEBAR lässt sich der Linienmodus einstellen.

Nachdem die Grenzen der Leiterplatte festgelegt sind, ist zu definieren in welchem Bereich die Bauteile und Kupferflächen liegen sollen. Der Bereich der Bauelemente und Leiterbahnen wird im *Keep-Out Layer* festgelegt. Sehr häufig ist der *Keep-Out Layer* mit dem *Mechanical 1 Layer* identisch. In diesem Fall kopiert man die Geometriedaten aus dem mechanischen Layer in den *Keep-Out-Layer*. Dies geschieht am Einfachsten kann mit der Funktion *Find Similar Object...* (SHIFT + F) (siehe Bild 18-3). Hierdurch werden alle Bauelemente des *Mechanical 1 Layer* markiert. Mit der Kopierfunktion (CTRL + C) und der Tab-Umschaltung am unteren Rand des PCB-Editors auf den *Keep-Out Layer* können mit der Einfügefunktion *Edit >> Paste Special...* (EA) >> *Paste on current layer* die Abmessungen auf den *Keep-Out Layer* platziert werden.

Unterscheiden sich die mechanischen Abmessungen von der Platzierung, so ist der *Keep-Out Layer* neu zu definieren:

1. Wählen Sie den Tab am unteren Rand des PCB-Editors den *Keep-Out Layer* aus.
2. Die Linie wird mit der Funktion *Place >> Line* (Kurztasten: P L) gezeichnet.
3. Der Umriss kann fertig gezeichnet werden. Mit SPACE und SHIFT + SPACEBAR lässt sich der Linienmodus einstellen.



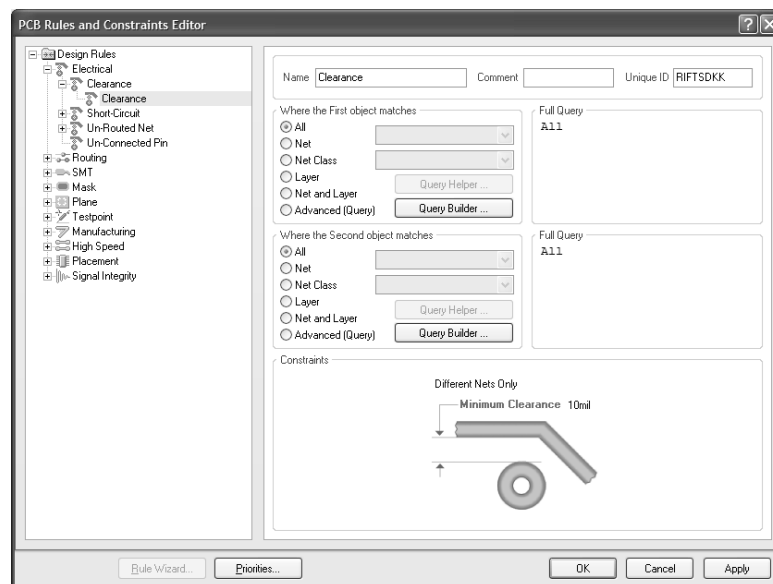
**Bild 18-3 Komponenten aus dem mechanischen Layer auswählen**

## 19 Design Rules

Die *Design Rules* werden benötigt, um die Anforderungen an das Design zu definieren. Diese Regeln decken alle Aspekte des Designs ab – wie Leiterbahnbreite, Abstände, Polygonverbindungen, Durchkontaktierungen und so weiter. Ein bestandener *Design Rule Check (DRC)* heisst in der Regel, dass die Leiterplatte produzierbar ist und mit dem Schaltplan übereinstimmt. Voraussetzung für einen erfolgreichen *Design Rule Check* ist die richtige Definition der Regeln. Die Regeleinstellungen sind über das Menü über *Design >> Rules* erreichbar.



Verwenden Sie unbedingt die vordefinierten Vorlagen mit den vordefinierte *Design Rule Checks* im Verzeichnis: C:\Users\Public\Documents\Altium\AD14\Templates\NTB.



**Bild 19-1 Design Rule für die Mindestabstände**

Das Bild 19-1 stellt die wichtigsten Design Rules dar:

- Regel-*Clearance*: Diese Regeln definieren Mindestabstände zwischen einzelnen Objekten. Die Regel *Generally* definiert den globalen Mindestabstand von 10 mil. Die Regel für den globalen Mindestabstand muss nicht unbedingt *Generally* heissen. Diese Namen sind frei wählbar.
- Regel-*Width*: Diese Regel definiert die Masse für die schmalste und die breiteste Leiterbahn. Zusätzlich wird auch die bevorzugte Breite angegeben.
- Regel-*RoutingVias*: Hier wird die Standardgrösse für Durchkontaktierungen festgelegt.
- Regel-*PolygonConnect*: Dies ist die Regel, welche vorgibt, wie das Polygon an Pads angeschlossen werden soll.



Einige Hinweise zu den Möglichkeiten bei uns an der NTB:

- Der globale Mindestabstand zwischen zwei Leiterbahnen beträgt bei der NTB-Fertigung 8 mil. Es soll jedoch darauf geachtet werden, dass nicht viele Leitungen in diesem Abstand parallel geführt werden. Bei langen Parallelstrecken im Abstand von 10 mil ist das Kurzschluss- und Unterbrechungsrisiko auf Grund der Fertigungsmöglichkeiten recht hoch. In diesem Fall ist es meistens besser kurz vor Abgabe der Leiterplattenvorlage die Leiterbahnen, zugunsten des Abstandes, um ein paar mil schmalere zu machen.
- Leiterbahnen sind für eine **normale Leiterplatte 20 mil breit**. **Dünnere Leiterbahnen bis 8 mil** sind möglich, jedoch nur bei Bedarf zu verwenden. Bei Projekten mit kleinen SMD-Bauteilen ist es oft nicht möglich dickere Leiterbahnen als 8 mil zu zeichnen.

- Bei **Pads und Durchkontaktierungen** muss darauf geachtet werden, dass **immer genügend Kupfer zum Löten** übrig bleibt. Hier gilt: je mehr desto besser kann die Leiterplatte gelötet werden.

## 20 Wichtige elektrische Hinweise

Die meisten Störungen auf Leiterplatten entstehen durch Spannungsabfälle, welche von einem Strom hervorgerufen werden. Dieser Strom kann auch durch ein Störfeld induziert werden. Aus diesem Grund ist zu empfehlen Leiterbahnen, welche viel Strom führen, in einer Breite von 40 mil zu erstellen. Dies betrifft in den meisten Fällen die Versorgungsleitungen. Ein positiver Nebeneffekt ist, dass bei der Fehlersuche die Versorgungsleitungen besser erkennbar sind. Die Kupferschicht auf einer Leiterplatte ist in der Regel 35 µm hoch. Daraus resultiert ein im Vergleich zu Drähten hoher Leitungswiderstand. Für spezielle Anwendungen sind auch Materialien mit höherer Schichtdicken erhältlich.

Erste Vorentscheidungen über die Qualität der Leiterplatte fallen bereits bei der Erstellung des Schaltplans. So ist z. B. bereits dort zu berücksichtigen, dass jede Integrierte Schaltung an den **Versorgungspins einen Blockkondensator von 10 nF oder 100 nF** erhält. Wichtig bei diesen Kondensatoren ist, dass Sie sich nahe bei den dafür vorgesehenen Versorgungsanschlüssen befinden. Der Stromfluss zu integrierten Schaltungen unterliegt schnellen und häufigen Änderungen, der Blockkondensator reduziert die Lastschwankungen erheblich. Des Weiteren ist es wichtig, dass der Strom am Kondensator vorbei fließt und somit eine Stützwirkung entsteht. Das Bild 20-1 zeigt eine sinnvolle und weniger sinnvolle Anordnung der Stützkondensatoren.

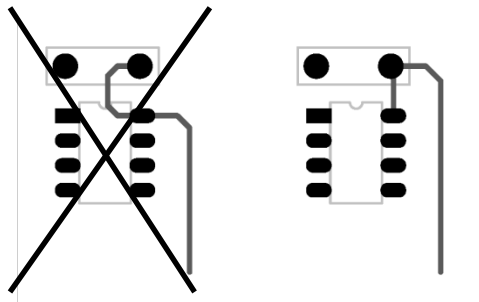


Bild 20-1 Anordnung der Stützkondensatoren

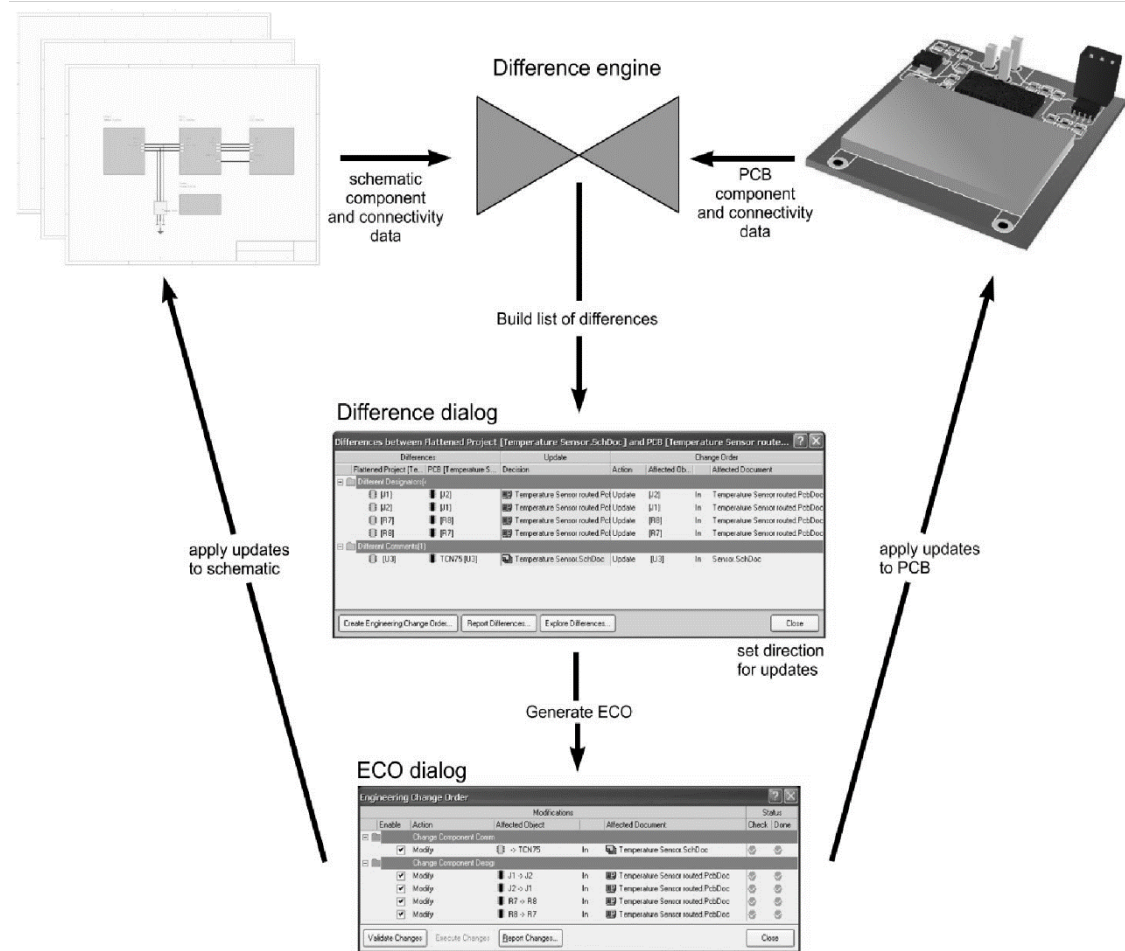
**Nicht benützte Eingänge** von Operationsverstärkern, digitalen Gattern usw. müssen **unbedingt an einem definierten Potenzial** angeschlossen sein (meistens GND). Ansonsten können diese Bauteile grosse Störungen verursachen. Bei Operationsverstärkern ist darauf zu achten, dass Leitungen zu den Eingängen kurz gehalten werden. Kleine Störungen auf den Eingängen der Operationsverstärker werden stark verstärkt. In den meisten Fällen erreicht man dies problemlos, wenn man beim Platzieren der Bauteile bei den Operationsverstärkereingängen beginnt.

Es kommt häufig vor, dass der gleiche Pin zweimal angeschlossen wird und so eine Schlaufe entsteht. Besonders häufig passiert dies bei der Stromversorgung oder dem Massepotenzial. Solche **Schleifen sind unbedingt zu vermeiden**, weil eine Leiterschleife bzw. eine Spule nach dem Induktionsgesetz ein Magnetfeld in eine Störspannung umwandelt. So ist darauf zu achten, dass eine Massefläche welche ein grosses Loch in der Mitte besitzt, an einem Ende aufgetrennt wird.

## 21 Platzieren und Verdrahten

### 21.1 Daten vom Schaltplan in die PCB-Ebene übertragen

Bevor Sie mit dem Layout beginnen, sind alle Bauteile auf die Arbeitsfläche zu holen. Der *Altium Designer* verwendet eine spezielle Technik um Schaltplan und Leiterplatte abzugleichen. Das Bild 21-1 zeigt den Vorgang.



**Bild 21-1 Zusammenhang zwischen Schaltplan und Leiterplatte**

Die *Difference engine* ermittelt den Unterschied zwischen Schaltplan und Leiterplatte, welche im *Difference dialog* angezeigt wird. Daraus leitet das Tool eine Liste von anstehenden Änderungen ab, der *ECO dialog*. Der Anwender kann die Änderungen annehmen oder ignorieren. Dieser Vorgang läuft mit der Funktion *Design >> Update PCB* im Schaltplan oder *Design >> Import Changes From* in der Leiterplattebene ab. Der umgekehrte Vorgang geschieht durch die Funktion *Design >> Update Schematics* von der Leiterplatte zum Schaltplan.

## 21.2 Padgrößen anpassen



Alle Footprints, welche aus einer *Altium Library* kommen, haben für die manuelle Fertigung zu kleine Pads. Für eine automatische Bestückung ist dies ausreichend. Für eine manuelle Bestückung sind Anpassungen notwendig. Bei zu kleinen Pads besteht die Gefahr, dass die Pads sich während dem Löten lösen oder die Lötstellen zu geringe mechanische Festigkeit aufweisen und brechen. Diese Standardgrößen wurden für eine maschinelle Bestückung definiert. Es haben sich folgende Größen für die manuelle Bestückung als geeignet erwiesen (Tabelle 21-1).

**Tabelle 21-1: Empfohlene Pad- und Bohrgrößen für die NTB-Fertigung**

Was	Padgrösse	Bohrdurchmesser
Durchkontaktierungen (VIAs)	1.0 x 1.0 mm	0.5 mm
THT ICs und alles was 100 mil Abstand hat	60 x 100 mil	
THT Widerstand, Kondensator (ab RAD-0.2)	100 x 100 mil	
sonstiges THT-Bauelemente	runde Pads ≥ 60 mil	

Die Pads von THT integrierten Schaltungen sind 55 mil breit, da hiermit eine 20 mil Leiterbahn zwischen zwei Pads durchgezogen werden kann. Bedingung dafür ist, dass die integrierten Schaltungen im Raster sind und das Raster auf 10 mil eingestellt ist. Nur so trifft man genau die Mitte. Um die Pads zu ändern siehe Kapitel 17 Das PCB Panel (Navigator). Es wird empfohlen die Pads vor dem Platzieren zu ändern.


## 21.3 Bauteile Platzieren

Das Platzieren der Bauteile ist eine der wichtigsten Aufgaben beim Layouten. Hier entscheidet sich, wie viele Kreuzungen noch übrig bleiben und wie lange einzelne Verbindungen sind. Ein gutes Layout zeichnet sich nicht dadurch aus, dass alle Widerstände schön in einer Reihe sind, sondern dadurch, dass alle Leiterbahnen möglichst kurz sind und die Bauteile der funktionalen Anordnung entsprechen. Dabei gilt es einige Regeln zu beachten:

- An erster Stelle steht die Überlegung, welche funktionalen Schaltungsblöcke sind auf dem Schaltplan. Die Bauteile sind nach diesen Funktionseinheiten zu sortieren.
- Zuerst werden Stecker, Taster, Schalter, Potentiometer und Anzeigeelemente platziert. Durch die mechanischen Vorgaben sind die Positionen dieser Elemente sehr häufig durch das Design vorgegeben. Sind keine Vorgaben vorhanden, sollte unbedingt darauf geachtet werden, dass die Anschlüsse zur Leiterplatte sich auf einer Geräteseite befinden. Alle Bedien- und Anzeigeelemente sind so anzuordnen, dass das Bedienen und Ablesen des Geräts einfach möglich ist.
- Danach werden die *Integrierten Schaltungen* platziert. Sie sollten nach Möglichkeit alle in die gleichen zwei Richtungen schauen (eine horizontal und eine vertikal Linie). So können bereits hier mögliche Bestückungsfehler minimiert werden.
- Man sollte nicht vergessen, dass bei allen ICs, welche die gleiche Funktion mehrmals beinhalten (z. B. Operationsverstärker TL084) die Bauteilzuordnung sich nachträglich ändern lässt. Oft wird das Layout dadurch einfacher. Es lohnt sich also, diese Arbeit nicht zu scheuen.
- Widerstände und Kondensatoren lassen sich sehr nahe an die ICs platzieren. In der Regel werden diese Bauelemente direkt den Eingängen zugeordnet. Eine Leitung vom Pad zum IC blockiert den Durchgang, egal ob der Abstand 1 mm oder 1 cm ist. Zusammengehörende Bauteile sind so nah wie möglich zu platzieren. Es ist oft sinnvoll zwischen den einzelnen Schaltungsblöcken ein wenig Platz vorzusehen.
- Um ein Bauteil auf der Lötseite zu bestücken: Bauteil Doppelklicken, in den *Component Properties* unter *Layer* den Eintrag *Bottom Layer* wählen. Dadurch wird das gesamte Bauteil gespiegelt. Wenn die Bauteilumrisse nicht mehr sichtbar sind, kann dies durch einblenden des *Bottom Overlay* wieder behoben werden. Siehe Grundlagen des PCB Editors.

## 21.4 Verdrahten (routing)

Sobald die Bauteile auf dem PCB sind, werden durch dünne graue Linien alle nötigen Verbindungen angezeigt. Das Tool wählt hierfür die nächste Verbindung zwischen zwei Netzen.

Zum Routen verwendet man das Werkzeug *Interactive Route* . Während eine Verbindungsleitung entsteht, erlaubt das Drücken der TAB-Taste die Eigenschaften zu verändern. Vor der Werkzeugauswahl ist unbedingt das richtige Layer zu aktivieren. Der *Altium Designer* zeichnet immer im aktiven Layer.

Eine Leitung kann nachträglich korrigiert werden, indem man einfach die Verbindung neu zeichnet, ohne die alte Leitung zu löschen. Nach Abschluss (ESC oder rechte Maustaste) entfernt das Tool automatisch die alte überflüssige Leitung.

Tipps während des Routens:

- Um ein Netz besser hervorzuheben ist es gelegentlich nützlich, die Farbe eines wichtigen Netzes zu ändern. Dies kann durch Doppelklicken auf das Netz im PCB-Panel erfolgen.
- Bei grösseren Designs ist es vorteilhaft gewisse Layer wie *Top-* und *Bottom Overlay* temporär auszuschalten. Diesen Dialog öffnet man am einfachsten mit der Taste L. Alternativ kann auch der so genannte *Single Layer Mode* verwendet werden, in welchem nur der aktive Layer farbig ist

und die andern dunkelgrau. Die Umschaltung erfolgt mit *SHIFT* + *S*.

- Der \* beim Nummernpad (rechts auf der Tastatur) ist ein Shortcut um zwischen *Top* und *Bottom* zu wechseln. Es wird automatisch eine Durchkontaktierung (*Via*) gesetzt.
- Mit *CTRL* + *SHIFT* + *G* kann man das Snap-Gitter ändern.
- Mit der *LEERTASTE* kann der Knick in der Leiterbahn zwischen Anfang und Ende umgeschaltet werden.
- *SHIFT* + *LEERTASTE* wechselt zwischen den Leiterbahn-Typen. Leiterbahnen haben im Allgemeinen eine 45°- oder 90°-Führung.

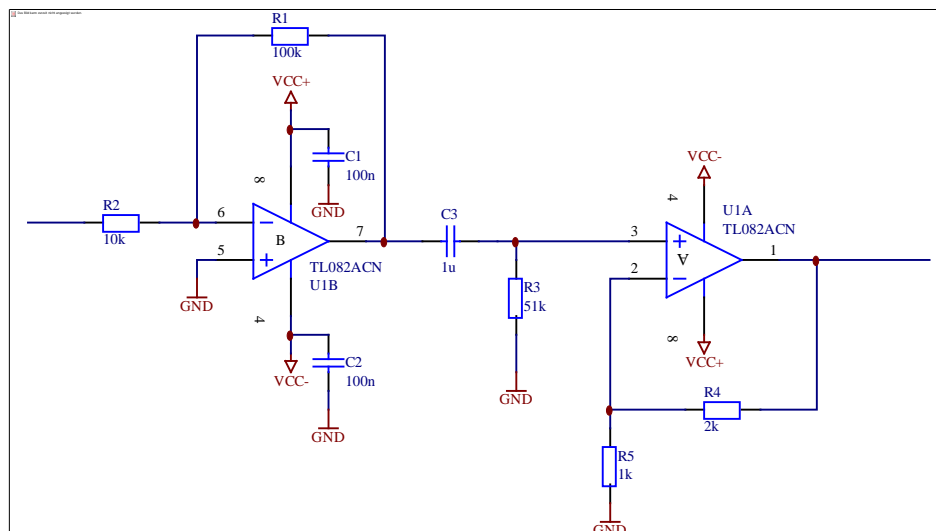


Wenn man bei einer einseitigen Leiterplatte eine Brücke benötigt, so kann man sich dem Top-Layer bedienen. Brücken sind dann Drähte, welche als Bauteile bestückt werden. Man muss also darauf achten, dass Sie nicht unter einem Bauteil verlaufen. Weiter sollen diese Drähte möglichst kurz sein und nur horizontal oder vertikal eingelötet werden. Das heisst für die Leiterbahn, dass Sie nur aus einem horizontalen oder vertikalen Segment besteht. Diese Forderungen werden vom *Design Rule Check* nicht erkannt und müssen von Hand beachtet werden.

Für komplexere Leiterplatten sind gelegentlich zwei Lagen nicht mehr ausreichend. In diesem Fall kann eine kostengünstige durchkontaktierte zweilagige Leiterplatte mit Drahtbrücken eingesetzt werden. Eine zusätzliche Innenlage dient hierbei als Ebene für die Drahtbrücken.

## 21.5 Beispiele für eine Leiterbahnführung

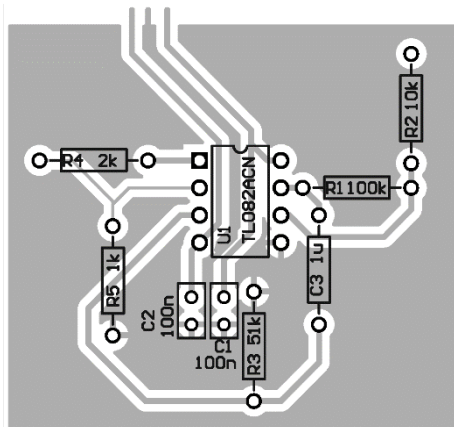
Dieses Beispiel zur Leiterbahnführung soll viele der oben genannten Anforderungen und Diskussionspunkte aufzeigen. Es ist fast nie möglich ein ideales Layout zu erstellen. Es ist dann die Aufgabe des Layouters zu entscheiden, welche Punkte bei dem jeweiligen Design entscheidender sind. So ist z. B. nicht jede Schaltung gleich störungsempfindlich. Somit muss man dort Sorge tragen, wo die Signale klein und die Verstärkungen gross sind.



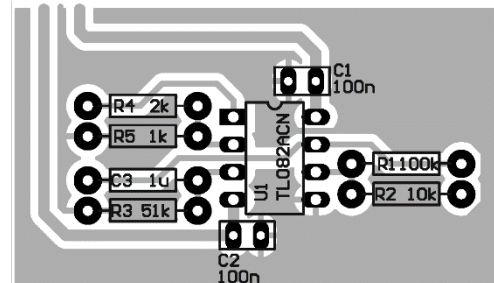
**Bild 21-2** Schaltplan zum Beispiellayout



**schlechtes Beispiel**



**gutes Beispiel**



**Bild 21-3 Schlechtes Layout**

**Was ist schlecht?**

- Die Pads sind alle zu klein
- Leitungen zu den Eingängen (Pin 2, 3, 6) sind sehr lang.
- Stützkondensatoren sind auf der falschen Seite
- sehr grosse Lücken zwischen den Bauteilen z. B. R4, Pin1 oder R5, Pin2
- Leiterbahn R4, R5 Pin2 ist zu schmal
- Speisungsleitungen zu schmal

**Bild 21-4 Beispiellayout**

**Wie mache ich's besser?**

- Siehe vorangegangenes Kapitel
- Bei den Eingängen anfangen zu platzieren. R3 und C3 gehören zu U1A
- Stützkondensatoren direkt bei den Speisungspins platzieren.
- Bauteile dicht platzieren. Am Besten 90° zum IC.
- Normale Leiterbahnbreite 10 mil
- Speisungen besser mit 40 mil

## 22 Vorbereitungen für Bestückungsplan

Der Bestückungsplan ist eines der wichtigsten Dokumente in der Schaltungsherstellung. Er ist die Verbindung zwischen dem Schaltplan und der Leiterplatte. Ein Bestückungsplan enthält in der Regel die Designatoren und manchmal die Bauteilwerte (eingetragen als Comment oder ein Value-Parameter). Bei sehr dicht bestückten Schaltungen, ist kein Platz für die beiden Angaben möglich, so dass entweder zwei Pläne notwendig sind oder nur die Designatoren platziert werden und die Zuordnung zu den Bauteilwerten dem Schaltplan oder der Stückliste entnommen wird.

Vorgehen zur Designatorenplatzierung:

1. Alle Bauteile selektieren (z. B. CTRL + A)
2. Im Menü *Edit >> Align >> Position Component Text...* (AP) wählen und im Bereich Designator die Mitte des Bauteils wählen. Mit OK bestätigen.
3. Jeden einzelnen Designator so anordnen, dass er eindeutig einem Bauteil zugeordnet werden kann und alle Designatoren von maximal 2 Seiten (z. B. von unten und links) lesbar sind. Hierdurch ist ein ständiges Drehen des Bestückungsplans nicht notwendig.

Ebenso kann mit den Bauteilwerten verfahren werden.

Die Schrift ist sehr häufig viel zu gross. Deshalb ist es sinnvoll diese Daten zuerst zu ändern. Am einfachsten geht dies wie folgt:

1. Wählen Sie einen Text aus und drücken Sie auf die rechte Maustaste.
2. Mit *Find Similar Objects* können nun alle Textelemente ausgewählt werden (Select Matching nicht vergessen).
3. Im Inspektor können nun bequem die Grössen geändert werden. Gute Erfahrungswerte sind 40 mil für die Höhe und 7 mil für die Linienbreite.


## 23 Abschlussarbeiten

Bohrungen können allgemein unterteilt werden in:

- Montagebohrungen (Befestigungslöcher, Befestigungen der Leiterplatten)
- Kontaktierungen (Herstellen von elektrischem Kontakt zwischen Bauteil- und Lotseite oder verschiedenen Lagen der Leiterplatte) und
- Bauteilbohrungen (Aufnahme von Bauteilen).

### 23.1 Montagebohrungen

Montagebohrungen sind im Wesentlichen nichts anderes als Pads, welche manuell eingefügt werden. Damit z. B. ein Schraubenkopf nicht eine Leiterbahn kontaktiert, muss das Pad denselben Durchmesser wie der Schraubenkopf haben, besser noch ein wenig grösser. Die Grössenangabe dieser Pads geschieht am Besten in mm. Die Grösse des Bohrloches richtet sich nach dem Schraubendurchmesser, mit welcher der Print befestigt werden soll. Zum Schraubendurchmesser sind 0.2 mm für die Bohrung hinzuzuaddieren, d. h. eine M2-Schraube mit einem Durchmesser von 2 mm erhält eine 2.2 mm-Bohrung. Es ist nicht unbedingt notwendig die Masseinheit umzustellen. Möglich ist auch einen mil-Wert mit einem mm-Wert zu überschreiben. In diesem Falle muss einfach die Einheit mm mit angegeben werden. Je nach Vorgabe ist es notwendig diese Pads im mm-Raster zu platzieren.

1. Klicke auf *Place Pad* (PP) oder das Symbol 
2. TAB drücken um die Grössen wie oben beschrieben anzugeben und unter *Properties* den *Designator* auf 0 setzen. Dialog mit OK verlassen.
3. Allenfalls mit CTRL + SHIFT + G das Gitter auf mm umstellen (später nicht vergessen zurückzustellen).
4. Die Löcher platzieren. Achtung, der *Designator* wird automatisch inkrementiert, sollte am Schluss aber bei allen Befestigungslöchern 0 sein, damit sie einfach mit *Find Similar Objects* selektiert werden können.



### 23.2 Bohrlochgrössen

Mit View >>Workspace Panels >> PCB>> PCB >> Hole Size Editor... (Kurzasten: V W P P oder T T Z) kann ein Dialog aufgerufen werden, um alle vorhandenen Bohrlöcher zu prüfen und eventuell nachträglich zu editieren. Dies ist vor allem zur Vereinheitlichung der Bohrdurchmesser geeignet. Damit wird ein häufiger Bohrerwechsel vermieden und somit Kosten eingespart. Es ist dringend zu empfehlen, die Bohrlöcher bereits in der Bauteilbibliothek auf 0.1 mm Durchmesserangaben ab 0.4 mm anzupassen. Alle Löcher werden in der Regel mit einer 17 um-dicken Kupferauflage galvanisch innen metallisiert. Die Bohrdurchmesser sind deshalb 0.2 bis 0.3 mm grösser als der angegebene Stiftdurchmesser zu wählen. Sind nicht metallisierte Bohrungen gewünscht müssen diese umlaufend 0.5 mm von Kupfer (Masseflächen oder Leiterbahnen) freigestellt sein.


### 23.3 Polygon

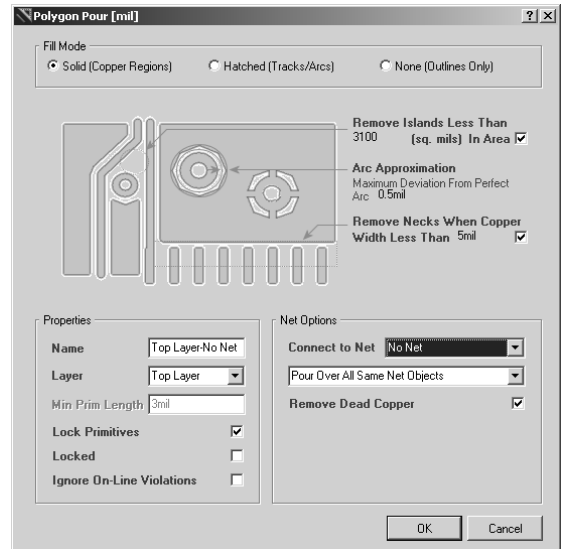


Zum Abschluss sollte ein Polygon über die ganze Platine gelegt werden. Die Gründe dafür sind, der Querschnitt der Masseleitung ist grösser und die Herstellung benötigt weniger Chemikalien, da nicht so viel Kupfer geätzt werden muss. Weiter hat eine grosse Massefläche auch eine abschirmende Wirkung und verringert somit EMV-Störungen. Beim Erstellen des Polygons ist unbedingt darauf zu achten, dass elektrisch freie Kupferflächen entfernt und gleiche Flächen verbunden werden (*Pour Over All Same Net Objects* und *Remove Dead Copper*). Das Polygon wird in der Regel auf eine Massefläche (GND) gelegt. Damit das Polygon nicht zu nahe an die bestehenden Leiterbahnen liegt, müssen die Design-Regeln angepasst werden oder Sie verwenden einfach die vordefinierten Vorlagen.




## Polygon erstellen

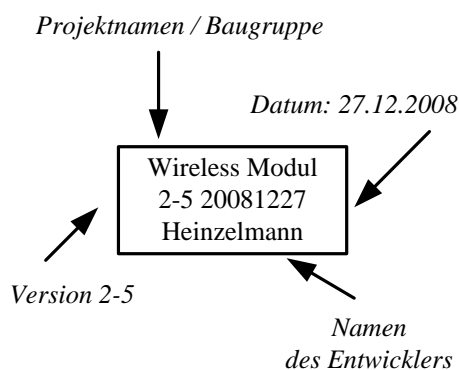
1. Für Polygone müssen die Design-Regeln angepasst werden. Falls Sie vordefinierte Vorlagen verwenden, müssen sich nichts weiteres unternehmen. Andernfalls klicken Sie in der Funktion *Design >> Rules* (oder DR) mit der rechten Maustaste auf *Clearance* und wählen *New Rule*. Dieser den Namen Polygon geben und unter *Where the First object matches* den Punkt *Advanced (Query)* wählen. Dann im Feld *Full Query* den Text *InPolygon* eingeben. Dann den *Minimum Clearance* auf 20 mil setzen.
2. Wähle das Polygon Tool  (oder PG)
3. Die Eigenschaften des Polygons sind gemäss Bild 23-1 einzustellen.
4. Zeichnen Sie den Umriss des Polygons.
5. Um z. B. nach einer Änderung das Polygon neu zu erstellen führen Sie einen Doppelklick auf das Polygon aus und bestätigen beim Dialog *Rebuild Polygon* die Neuerstellung.
6. Ist ein Bereich im Polygon auszusparen, so können Sie dies mit der Funktion *Place >> Polygon Pour Cutout*.



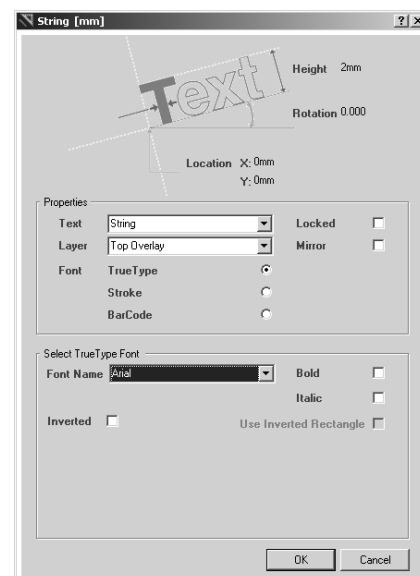
**Bild 23-1 Polygon-Einstellungen**

## 23.4 Beschriftung

Alle Leiterplatten müssen zur Identifikation mit dem Projektnamen/Baugruppe, Version, Datum und Ersteller (oder Kurzzeichen) beschriftet werden. Die Beschriftung ist auf dem Top- oder Bottom-Layer zu platzieren. Um die Lesbarkeit auf der Platine zu garantieren, sollte die Schriftgrösse nicht kleiner als 0.5 mm oder 20 mil sein. Gut lesbar sind Schriftgrössen mit einer Höhe von 2 mm (Bild 23-3). Man muss darauf achten, dass Schriftbilder im Bottom-Layer auf dem Bildschirm spiegelverkehrt angebracht werden, damit Sie nachher auf der Unterseite lesbar ist. Einen Text platziert man mit dem Menü *Place String (PS)* oder mit dem Symbol .



**Bild 23-2 Beispiel für eine Beschriftung**



**Bild 23-3 Einstellung für eine gut lesbare Kupferbeschriftung**

## 23.5 Design Rule Check

Eine Leiterplattenvorlage ist dann fertig, wenn der *Design Rule Check* dies bestätigt. Aufrufen mit *Tools >> Design Rule Check...* (TD) Dieser Test überprüft, ob das Layout mit dem Schaltplan übereinstimmt, und ob alle Fertigungsregeln eingehalten werden. Man kann diesen Check problemlos auch schon früher während der Leiterplattenentwicklung aufrufen. Er zeigt an wie viel Punkte noch fehlen, bis die Leiterplatte fertig ist. Auf keinen Fall sollte man eine Leiterplatte fertigen lassen, die nicht alle Leitungen auf Vollständigkeit geprüft hat.

Es ist empfehlenswert, die Leiterplattenvorlage auch nach einem erfolgreichen *Design Rule Check* mit kritischen Augen zu betrachten. Fehler, wie z. B. einen Tipp- oder Verbindungsfehler auf dem Schaltplan bei einem *Powerport* kann der *Design Rule Check* nicht finden. Bei jedem Pin, welcher nirgendwo angeschlossen ist, sollte man sich überlegen, ob das wirklich so sein muss. Eine gewissenhafte Durchführung der Kontrollarbeit, erhöht die Wahrscheinlichkeit, dass die Leiterplatte funktioniert, spart somit Entwicklungszeit und -kosten.

## 23.6 Eine Projektbibliothek erstellen

Nach Abschluss eines Projektes ist es sehr häufig von Vorteil alle Bauteile in eine Projektbibliothek zu übertragen. Dies ist empfehlenswert, da sich das Design somit ohne Probleme auf anderen Computern transferieren lässt. Es ist nicht davon abhängig, ob auf den anderen Computern dieselben Bibliotheken vorhanden sind oder nicht. Das Erstellen der *Project Library* erfolgt durch die Funktion *Design >> Make Integrated Library*.

## 24 Erstellung der Fertigungsunterlagen und Abgabe

Nach erfolgreicher Entwicklung der Leiterplatte empfehlen wir Ihnen für die letzte Überprüfung, zur Erstellung und Inbetriebnahme der Baugruppe einige Fertigungsunterlagen auszudrucken. Im zweiten Schritt führen Sie die eigentliche Abgabe durch.

### 24.1 Fertigungsunterlagen ausdrucken

Im Schaltplaneditor drucken Sie den gewöhnlichen Schaltplan aus. Zusätzlich ist eine Stückliste mit der Funktion *Report >> Bill of Materials* zu erstellen. Mit dieser Liste können Sie einerseits das Material beschaffen und andererseits die Bestückung vornehmen.

Im PCB-Editor mit einem Mausklick auf das Symbol  neben dem Druckersymbol erscheint die Druckvoransicht. Alle Einstellungen können mittels Kontextmenü vorgenommen werden. Dazu im linken Fensterteil auf den grauen Bereich mit der rechten Maustaste klicken. Folgende Einstellungen sind nötig:

1. *Page Setup* : Wählen Sie das Hoch- oder Querformat, je nachdem, ob der Print eher hoch oder quer ist, aus. Im Bereich *Scaling* setzen Sie den *Scale Mode* auf *Scaled Print* und geben den gewünschten Skalierungsfaktor *Scale* 1, 2 oder 4 ein. Eine Skalierung von 1 ist dann zweckmässig, wenn eine Footprint- oder Abmessungsüberprüfung erfolgen soll. Falls die Darstellung zu klein wird, können Sie auch auf ein A3-Blatt den Ausdruck vornehmen. Um ein Schwarz-Weiss-Ausdruck zu erhalten, ist im Bereich *Color Set* die Option *Mono* auszuwählen.

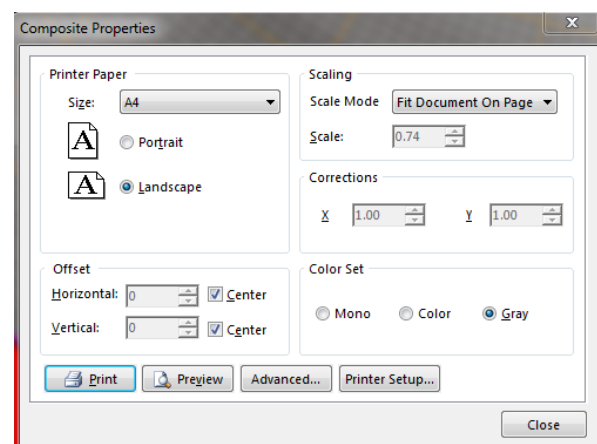


Bild 24-1 Einstellungen für den PCB-Ausdruck

2. *Configuration* : Hier können Sie für jede einzelne Seite die zu druckenden Layer wählen. Um einen neuen Ausdruck einzufügen wählen Sie aus dem Kontextmenü *Insert Printout* aus. Diesen ist durch Doppelklicken und unter *Printout Name* ein sinnvoller Namen einzugeben. Umlaute können nicht verarbeitet werden. Nachfolgende sind die Layers aufgeführt, welche sich mit *Add...* zum entsprechenden Ausdruck hinzufügen lassen. Zusätzliche Optionen lassen sich mit der rechten Maustaste über *Properties* einstellen. Die benötigten Layers für eine einseitige Leiterplatte mit den Bauteilen auf dem *Top Layer* und den Leiterbahnen auf dem *Bottom Layer* sind:

Bestückungsplan Top: *Multi-Layer, Mechanical 1, Keep-out Layer, Top Overlay.*  
Options: *Show Holes*

Bottom: *Multi-Layer, Keep-out Layer, Bottom Layer.*  
Options: *Show Holes, Mirror Layers*

Für doppelseitige Leiterplatten sind folgende Ausdrucksoptionen einzustellen:

Bestückungsplan Top: *Multi-Layer, Mechanical 1, Keep-out Layer, Top Overlay, Top Layer* (bei doppelseitigem Print nur die *Pads* im Bereich *Component Primitives* auf *Full* stellen, alles andere auf *Off*).  
Options: *Show Holes*

Bestückungsplan Bottom: *Multi-Layer, Mechanical 1, Keep-out Layer, Bottom Overlay, Bottom Layer* (nur die *Pads* im Bereich *Component Primitives* auf *Full* stellen, alles andere auf *Off*).  
Options: *Show Holes, Mirror Layers*

Top: *Multi-Layer, Keep-out Layer, Top Layer.*  
Options: *Show Holes*

Bottom: *Multi-Layer, Keep-out Layer, Bottom Layer.*  
Options: *Show Holes, Mirror Layers*

3. Es lohnt sich vor allem bei selbst erstellten Footprints, die Leiterplatte vor der Fertigung im Massstab 1:1 auszudrucken und die Bauteile probeweise auf das Papier zu halten. Gleichzeitig lassen sich hierdurch auch die geometrischen Abmessungen der Leiterplatte zum Einbau in das Gehäuse prüfen. Hiermit kann die Richtigkeit der Footprints und die Abmessungen der Leiterplatte geprüft werden.

## 24.2 Abgabe der Fertigungsdaten



Die Abgabe der Fertigungsdaten für die Leiterplattenfertigung an der NTB erfolgt nur elektronisch. Für Projektarbeiten bei denen der Schaltungsentwurf und der Leiterplattendesign bewertet werden, erfolgt die Abgabe über spezielle Upload-Seiten. Hierbei packen Sie das gesamte Projekt mit der Funktion *Project >> Project Packager* zusammen. Die Abgabeseiten werden jeweils mit der Projektaufgabe bekannt gegeben.

Für allgemeine Projektarbeiten, wie das Systemtechnik-Projekt und für Bachelorarbeiten bei denen die Gesamtfunktion im Vordergrund steht, ist zur Leiterplattenfertigung die Datei *PcbDoc* notwendig. Den Fertigungsauftrag stellen Sie über:

<https://intranet.ntb.ch/ntb/webpcb/>

Die Kosten für die Leiterplattenherstellung und eine Checkliste vor Abgabe der Leiterplatten finden Sie ebenfalls auf dieser Seite (Pop-Up Fenster für neuen Platinauftrag).

## 25 Anhang: Tastenkürzel

### 25.1 Design Explorer Shortcuts

Left-Click	Select document under Cursor
Double Left-Click	Edit document under Cursor
Right-Click	Display context sensitive pop-up menu
CTRL + F4	Close active document
ALT + F4	Close Design Explorer DXP
CTRL + TAB	Cycle through open documents
Drag & Drop from	
• one project to another	Move selected document
• File Explorer to Design Explorer	Open selected document as a free document
CTRL + Drag & Drop from one project to another project	Link selected document into second project

### 25.2 Common Schematic and PCB Shortcuts

SHIFT	While autopanning to pan at higher speed
J	Display Jump sub-menu
Y	While placing an object to flip it along the Y-axis
X	While placing an object to flip it along the X-axis
SHIFT + ↑↓←→	Move Cursor ten grid increments in direction of arrow key
↑↓←→	Move Cursor one grid increment in direction of arrow key
ESC	Escape from current process
END	Redraw the screen
HOME	Redraw screen with center at the Cursor point
CTRL + mouse wheel (or PAGEDOWN)	Zoom out
CTRL + mouse wheel (or PAGEUP)	Zoom in (zooms around Cursor, position the Cursor first)
Mouse wheel	Pan Up/Down
SHIFT + mouse wheel	Pan Left/Right
CTRL + Z	Undo
CTRL + Y	Redo
CTRL + A	Select All
CTRL + S	Save current document
CTRL + C	Copy
CTRL + X	Cut
CTRL + V	Paste
CTRL + R	Copy and repeat paste selected objects
ALT	Constrain object movement horizontally or vertically

---

DELETE	Delete Selection
V + D	View Document
V + F	View Fit placed objects
X + A	De-select all
Right-Click & Hold	Display slider hand & slide view
Left-Click	Select/deselect object under Cursor
Right-Click	Pop-up floating menu, or escape from current Operation
Right-Click on object, select Find Similar	Load object under Cursor into Find Similar Objects dialog
Left-Click, Hold & Drag	Select inside area
Left-Click & Hold	Move object/selection under Cursor
Left Double-Click	Edit object
SHIFT + Left-Click	Add/remove object from selection set
TAB	Edit attributes while placing
SHIFT + C	Clear current Filter
SHIFT + F	Click on object to display Find Similar dialog
Y	Popup Quick Queries menu
F11	Toggle Inspector panel on/off
F12	Toggle List panel on/off
CTRL + N	Store current selection in memory location N

## 25.3 Schematic Shortcuts

G	Cycle through snap grid setting
SPACEBAR	Rotate object being moved by 90 degrees
SPACEBAR	Toggle start/end mode while placing a wire/bus/line
SHIFT + SPACEBAR	Step through placement modes while placing a wire/bus/line
BACKSPACE	Remove the last vertex when placing a wire/bus/line/polygon
Left-Click, Hold + DELETE	When a wire is focused to delete a vertex
Left-Click, Hold + INSERT	When a wire is focused to add a vertex
CTRL + Left-Click & Drag	Drag object
Left-Click in Navigator/Browser	Cross probe to object on schematic document
ALT + Left-Click in Navigator/Browser	Cross probe to object on both schematic document and PCB.

## 25.4 PCB Shortcuts

SHIFT + R	Cycle through four routing modes (ignore, walkaround, HugNPush or push obstacle)
SHIFT + E	Toggle electrical grid on/off
SHIFT + W	Open Choose Favorite Width dialog. Widths are defined via the Interactive Routing page of the Preferences dialog.
CTRL + G	Pop up snap grid dialog
G	Pop up snap grid menu
N	Hide the ratsnest while moving a component
L	Flip component being moved to the other side of board
SHIFT + CTRL + Left-Click	Highlight routed net under cursor (repeat in free space to clear)
CTRL + SPACEBAR	Highlight additional routed net under cursor
BACKSPACE	Cycle through connection lines modes during interactive routing
SHIFT + SPACEBAR	Remove last track corner during interactive routing
SPACEBAR	Step through corner modes during interactive routing
SHIFT + S	Toggle start/end mode during interactive routing
O + D + D + ENTER	Toggle single layer mode on/off
O + D + F + ENTER	Set all primitives to display in draft mode
O + D	Set all primitives to display in final mode
O + K	Show/Hide Tab of Preferences dialog
L	View Layer Stack Manager
CTRL + H	View Board Layers and Colors dialog
+	Select connected copper
-	Next layer (numeric keypad)
*	Previous layer (numeric keypad)
M	Next routing layer (numeric keypad) and place a Via while routing
ALT	Display Move sub-menu
CTRL	Hold to temporarily switch from avoid-obstacle to ignore-obstacle mode
CTRL + M or R + M	Hold to temporarily disable electrical grid while routing
SPACEBAR	Measure distance
SHIFT + SPACEBAR	Rotate object being moved anti-clockwise (define rotation step in Preferences dialog)
Q	Rotate object being moved clockwise
V + B	Toggle units (metric/imperial).
V + W + P + P oder T + T + i + i	Flip Board
	Hole Size Editor

## 26Anhang: Bauteildesignatoren

Buchstabe	Art	Beispiel
A	(Teil-) Baugruppen	Verstärker, Laser
B	Umsetzer von nicht elektrischen zu elektrischen Grössen und umgekehrt	Thermoelement, Drehgeber, Lautsprecher
C	Kondensatoren	
D	Digitale Bausteine	AND, Zähler, Inverter
E	Verschiedenes	Heizeinrichtung, Lüfter
F	Schutzeinrichtungen	Sicherung, Thermoschutzschalter
G	Generatoren, Stromversorgungen	Oszillator
H	optische/akustische Meldeeinrichtungen	LED, Lampe, Summer
J	Stecker/Stiftleiste	
K	Relais, Schütze	
L	Induktivitäten	
M	Motoren	
N	Verstärker, Regler	OP
P	Messgeräte, Prüfeinrichtungen	Multimeter, KO
Q	Starkstrom-Schaltgeräte	Sternndreieckumschalter
R	Widerstände	
S	Schalter, Wähler	Taster, Codierschalter
T	Transformatoren	Trenntrafo
U	Umsetzer, Modulatoren	U/f-Wandler
V	diskrete Halbleiter, Röhren	Dioden, Transistoren
W	Hohlleiter, Antennen, Übertragungswege	Streifenleiter
X	Klemmen, Stecker	Jumper
Y	Elektrisch betätigte mechanische Einrichtungen	Druckluftventil, Magnet, Quarz
Z	Abschlüsse, Filter, Entzerrer, Begrenzer	RC/LC-Filter, Funkentstör Einrichtungen

## 27Anhang: Fertigungsmöglichkeiten an der NTB

Die Tabelle 29-1 gibt Auskunft über die Fertigungsmöglichkeiten an der NTB.

Tabelle 29-1: Fertigungsmöglichkeiten an der NTB

	gebohrt	galvanische Durchkontaktierung	Lötstopplack	Bestückungsdruck	Oberfläche			optisch geprüfte Leiterplatten	Bemerkungen
					chemisch. bleifreies Zinn	Blei-Zinn	Lötlack		
<b>Einseitige Leiterplatte</b>	X				X			X	
	X					X		X	
	X		X		X			X	
	X		X	A			A	X	auf Anfrage
<b>Zweiseitige Leiterplatte</b>	X	X			(X)	(X)		X	
	X				(X)	(X)		X	auf Wunsch
	X	X			(X)	(X)		X	
	X	X				X		X	
	X	X	X		X			X	für spezielle Anwendungen
	X	X	X	A		X		X	auf Anfrage
<b>Multilayer Leiterplatte</b>	X	X	X	A	(X)	(X)		X	bis 8 Lagen auf Anfrage
<b>Frontplatten</b>	X								auf Anfrage
<b>SMD-Schablone</b>									auf Anfrage



## 28Anhang: Leiterplattenspezifikation der NTB

In der Tabelle 30-1 sind die Spezifikationen der herstellbaren Leiterplatten aufgeführt. Das Bild 30-1 mit der Tabelle 30-2 zeigen die wichtigsten Fertigungsangaben der Leiterplatte im Überblick. Die Durchkontaktierung sind im Bild 30-2 und Tabelle 30-3 dargestellt. Für den Lötstopplack gelten die Angaben in Bild 30-3 und Tabelle 30-4.

**Tabelle 30-1: Leiterplattenspezifikation**

	Spezifikation	Bemerkungen
<b>Leiterplatten</b>		
Leiterplattendicke	Standarddicke 1.5 mm mit 30 - 50 um Kupferauflage.	auf Anfrage können auch 1.0, 0.8, 0.5 mm mit einer Auflage bis 70 um gefertigt werden.
Leiterplattenmaterial	FR4	Standard Industrie Qualität FR4, auf Anfrage sind weitere Materialien lieferbar z. B. <i>Rogers</i> .
Leiterplattengrösse	maximal 174 x 267 mm	
<b>Ätzen</b>		
Leiterbahnbreite und -abstände	empfohlen: 10 mil (250 um) kleinste(r): 8 mil (200 um)	auf Anfrage 6 mil
Restring (Padgrösse minus Bohrdurchmesser)	empfohlen $\geq 0.5$ mm kleinster 0.4 mm	
Durchkontaktierung	empfohlen Bohrdurchmesser 0.5 mm und Padgrösse 1 mm	sonst wie Bohrdurchmesser
<b>Bohren</b>		
Toleranzen	$d \leq 2.0$ mm $\pm 0.1$ mm $2.0 < d \leq 6.0$ mm $\pm 0.15$ mm $> 6.0$ mm $\pm 0.20$ mm	
Bohrdurchmesser	empfohlen $\geq 0.5$ mm allgemein $\geq 0.4$ mm	Der Bohrdurchmesser sollte etwa 0.3 mm (mindestens 0.2 mm) grösser als der Stiftdurchmesser gewählt werden. Auf Anfrage sind auch Bohrungen mit 0.3 mm Durchmesser möglich.
Nippeln	allgemein $\geq 1.0$ mm	Das Nippeln (Herstellen von Längsnuten durch mehrere Bohrungen nebeneinander) kann ab einem Bohrdurchmesser von 1.0 mm eingesetzt werden.
<b>Fräsen</b>		
Toleranzen	$\pm 0.5$ mm	
Fräserdurchmesser	1.0 mm	Für die Konturen setzen wir Fräser mit einem Durchmesser von 1.0 mm.
Kupfer mindestens von der Fräskante	0.5 mm entfernt (20 mil)	
Seitenmetallisierung		Durchkontaktierte Bohrungen am Rand der Platine, die von der Fräskante durchtrennt werden sollen, müssen einen Minstdurchmesser von 2.0 mm bzw. einen bleibenden Radius von 1.0 mm haben.
Aussenkanten	nach Vorgabe	Die Aussenkanten der Konturen können 90° oder nach Vorgabe abgerundet sein.
Innenecken	Radius des Fräasers	Die Innenecken werden mindestens den Radius des verwendeten Fräasers von 1 mm Durchmesser abbilden.
<b>Lötstopplack</b>		

	Spezifikation	Bemerkungen
Dicke	30 bis 50 µm	
Maskenfreistellung über Pads	empfohlen: 3 mil (75 µm) kleinste: 2 mil (50 µm)	auf Anfrage
Kleinste Stegbreite der Maske zwischen Pads		auf Anfrage
Höhen des Text in Kupfer	empfohlen 2 mm	
ias	nach Vorgabe abgedeckt oder offen	
<b>Oberflächen</b>		
Lötlack		auf Anfrage
HAL <sup>3</sup>	SnPb 63/37	
chemisch Zinn	bleifrei	
Schichtaufbau	SnCu0.7Ni	
Schichtdicke	≥ 10 µm	
Lagerfähigkeit	> 12 Monate	
Löttemperatur	250 – 260°C	
<b>Siebdruck</b>		
		auf Anfrage
<b>Prüfung</b>		
Prüfmethode	visuelle Prüfung	

<sup>3</sup> HAL: Hot Air Levelling

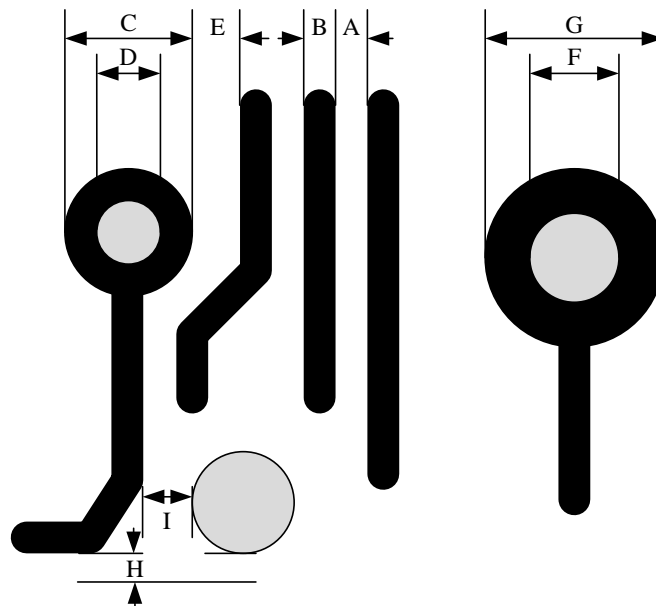


Bild 30-1 Abstände beim Leiterplattendesign

Tabelle 30-2: Abstände beim Leiterplattendesign

Massangaben	Grösse	Bemerkungen
minimale Leiterbahnabstände (A)	empfohlen: 10 mil (250 um) kleinster: 8 mil (200 um)	6 mil (0.15 mm) auf Anfrage
minimale Leiterbahnbreiten (B)	empfohlen: 10 mil (250 um) kleinste: 8 mil (200 um)	6 mil (0.15 mm) auf Anfrage
Kleinstes Restring bei Vias (C-D)	0.4 mm	0.3 mm auf Anfrage
Kleinstes Restring bei Bohrungen (G-F)	0.4 mm	0.3 mm auf Anfrage
Mindestabstand zur Fräskontur (H)	0.5 mm	
Mindestabstand nicht durchkontakterter Bohrung zu Kupfer (I)	0.5 mm	

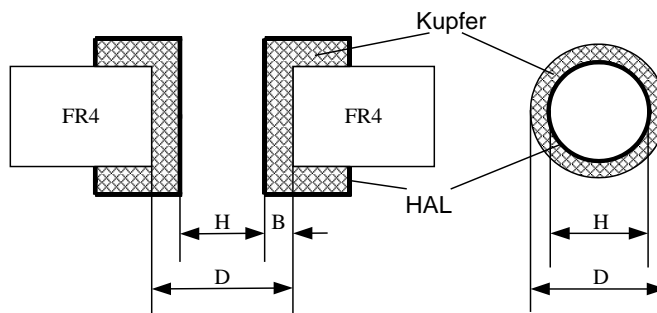


Bild 30-2 Durchkontaktierung

Tabelle 30-3: Abstände für die Durchkontaktierung

Massangaben	Grösse	Bemerkungen
Mindest- Schichtdicke in der Bohrung (B)	14 $\mu\text{m}$ (Kupfer: 10 $\mu\text{m}$ + ZIN 4 $\mu\text{m}$ )	
Werkzeuggestrichmesser (D)		
Enddurchmesser nach Produktion (H)		

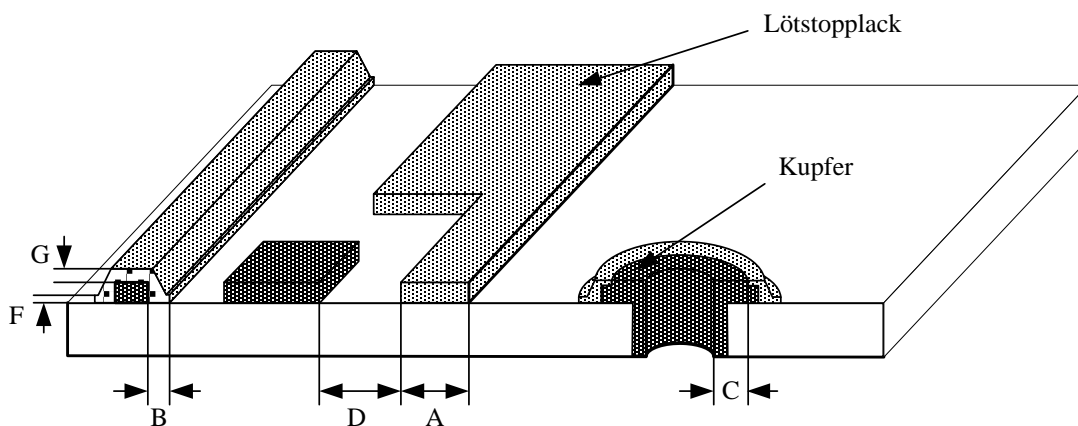


Bild 30-3 Wichtige Abstände für den Lötstopplack

Tabelle 30-4: Abstände des Lötstopplacks

Massangaben	Grösse	Bemerkungen
Kleinstabstand - Lötstopplackmaskensteg (A)	kleinsten 8 mil (150 $\mu\text{m}$ )	
Kleinstabstand - Lötstopplackmaskenbreite (B)	empfohlen: 3 mil (75 $\mu\text{m}$ ) kleinste: 2 mil (50 $\mu\text{m}$ )	
Mindestabstand zu Bohrungen (C)	150 $\mu\text{m}$	
Mindestabstand zu Lötflächen (D) 0,075mm	75 $\mu\text{m}$	
Schichtdicke Lötstopplackmaske (F)	30 bis 50 $\mu\text{m}$	
Mindestschichtdicke Lötstopplack über Leiterbahn (G)	8 $\mu\text{m}$	

## 29Anhang: Multilayer - Lagenaufbau

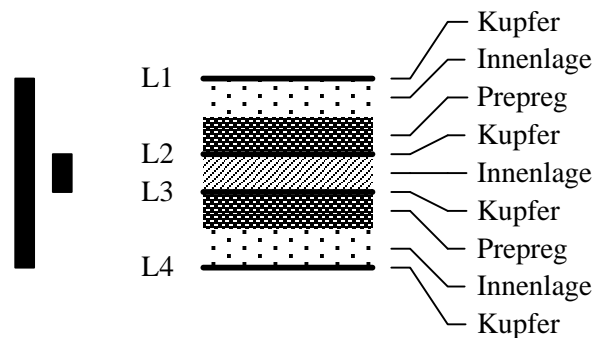


Bild 31-1 Multilayer 4-Lagen im Standardaufbau

Tabelle 31-1: Beschreibung des Multilayers 4-Lagen im Standardaufbau

Lagenbezeichnung	Beschreibung	Bemerkungen
L1	Kupfer	35 um (18 um)
	Innenlage	0.3 mm
	Prepreg	0.22 mm
	Prepreg	0.22 mm
L2	Kupfer	35 um
	Innenlage	0.5 mm
L3	Kupfer	35 um
	Prepreg	0.22 mm
	Prepreg	0.22 mm
	Innenlage	0.3 mm
L4	Kupfer	35 um

Tabelle 31-2: Durchkontaktierungen bei Multilayer 4-Lagen im Standardaufbau

Lagenbezeichnung	Beschreibung	Bemerkungen
L1-L4	Durchkontaktierung zwischen L1 und L4.	
L2-L3	Durchkontaktierung zwischen L2 und L3.	

Wünschen Sie definierte Dielektrikumsdicken zwischen den Aussenlagen und den ersten nachfolgenden Innenlagen, kann dies in Laminartechnik aufgebaut werden.

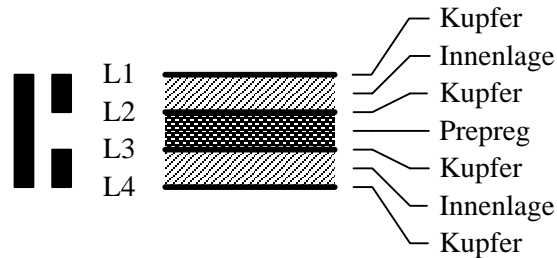


Bild 31-2 Multilayer 4-Lagen in Laminartechnik

Tabelle 31-3: Beschreibung des Multilayer 4-Lagen in Laminartechnik

Lagenbezeichnung	Beschreibung	Bemerkungen
L1	Kupfer	50 µm (18 µm)
	Innenlage	0.5 mm
L2	Kupfer	18 µm
	Prepreg	0.22 mm
	Prepreg	0.22 mm
L3	Kupfer	18 µm
	Innenlage	0.5 mm
L4	Kupfer	50 µm (18 µm)

Tabelle 31-4: Durchkontaktierungen bei 4-Lagen in Laminartechnik

Lagenbezeichnung	Beschreibung	Bemerkungen
L1-L4	Durchkontaktierung zwischen L1 und L4.	
L1-L2	Durchkontaktierung zwischen L1 und L2.	
L3-L4	Durchkontaktierung zwischen L3 und L4.	

Bei dieser Technologie gibt es möglicherweise Einschränkungen bzgl. der Layoutgestaltung auf den Aussenlagen und der Materialverfügbarkeit.

## 30 Anhang: Leiterbahndimensionierung

### 30.1 Strombelastbarkeit

Die hier angegebenen Daten sind obere Grenzwerte. Der praktische Betrieb sollte weitaus niedriger hinsichtlich der Strombelastung gewählt werden. Genaue Daten anzugeben ist schwierig, da der Wärmeableitwiderstand eine grosse Rolle spielt. Dieser ist von der Plattenstärke, dem Basismaterial, der vertikalen oder horizontalen Anordnung der Platte abhängig. Ein weiterer Faktor sind wärmeableitende Materialien. Diese werden durch Bauteile, Montageteile oder ähnliches gebildet. Ebenfalls einen starken Einfluss hat eine eventuelle Zwangskühlung (z. B. Lüfter).

In Bild 32-1 ist die Temperaturerhöhung in Abhängigkeit von Leiterbreite und Strombelastung gezeigt. Im gewählten Beispiel erhöht sich die Leitertemperatur um 30°C bei einer Leiterbreite von 5.5mm und einem Strom von 13 A für eine Kaschierungsstärke von 35µm.

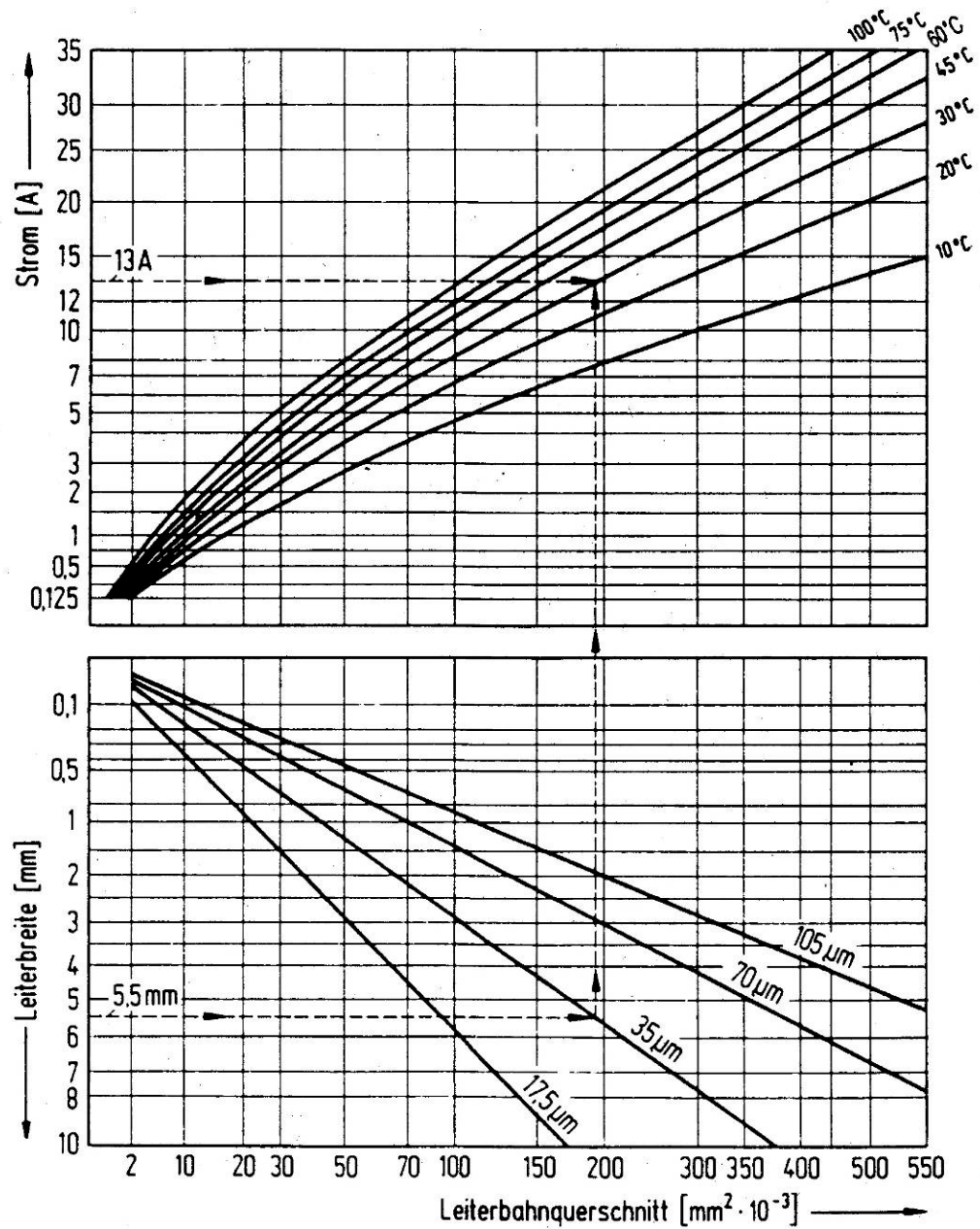


Bild 32-1 Strombelastbarkeit einer Leiterbahn

## 30.2 Drahtäquivalent

Um zu ermitteln, welche Leiterbahnbreite welchem Draht entspricht, kann Bild 32-2 zur Hilfe genommen werden.

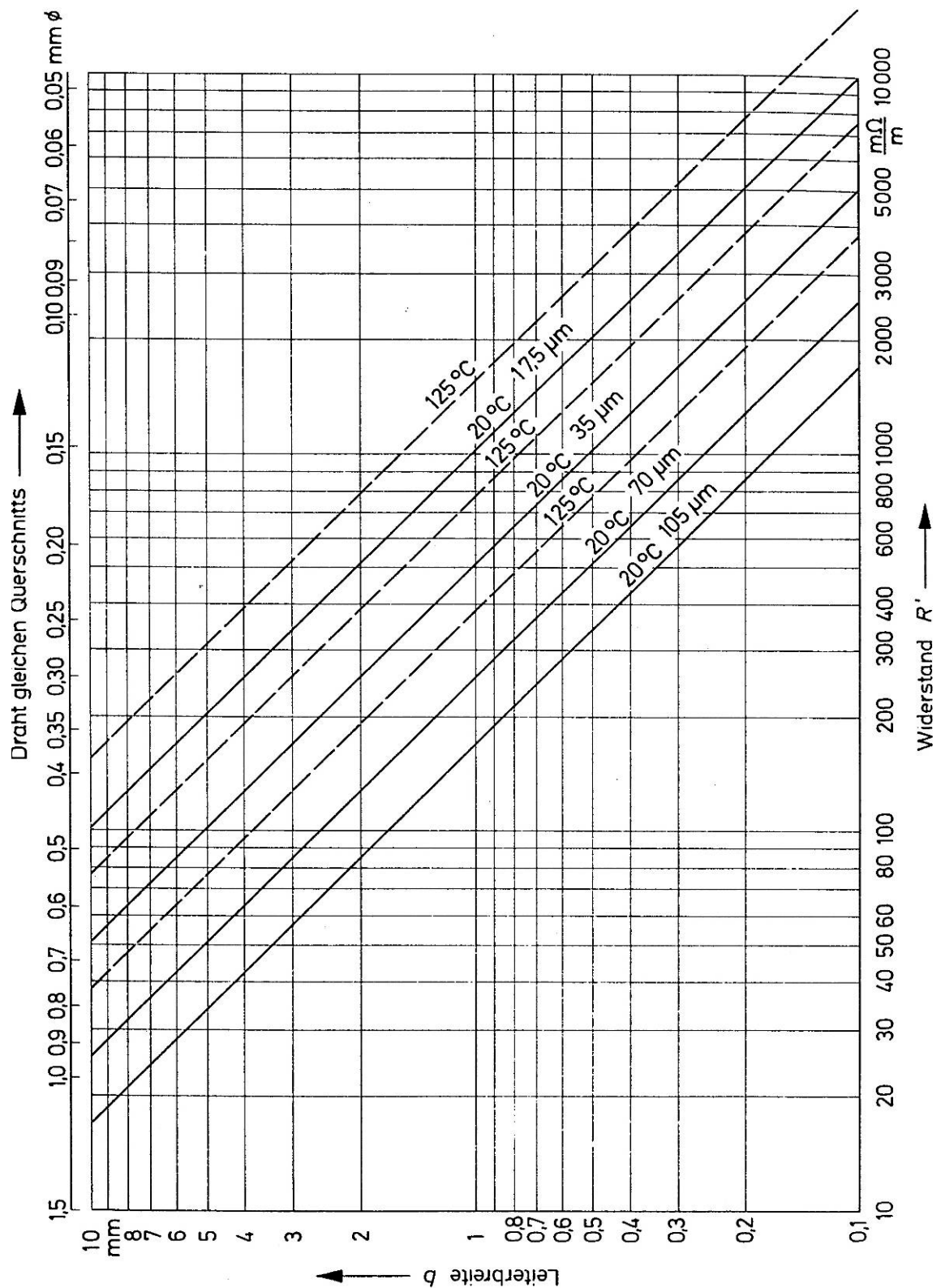


Bild 32-2 Drahtäquivalent einer Leiterbahn

### 30.3 Induktivität

Mit Bild 32-3 kann die Induktivität einer geätzten Spule abgeschätzt werden.



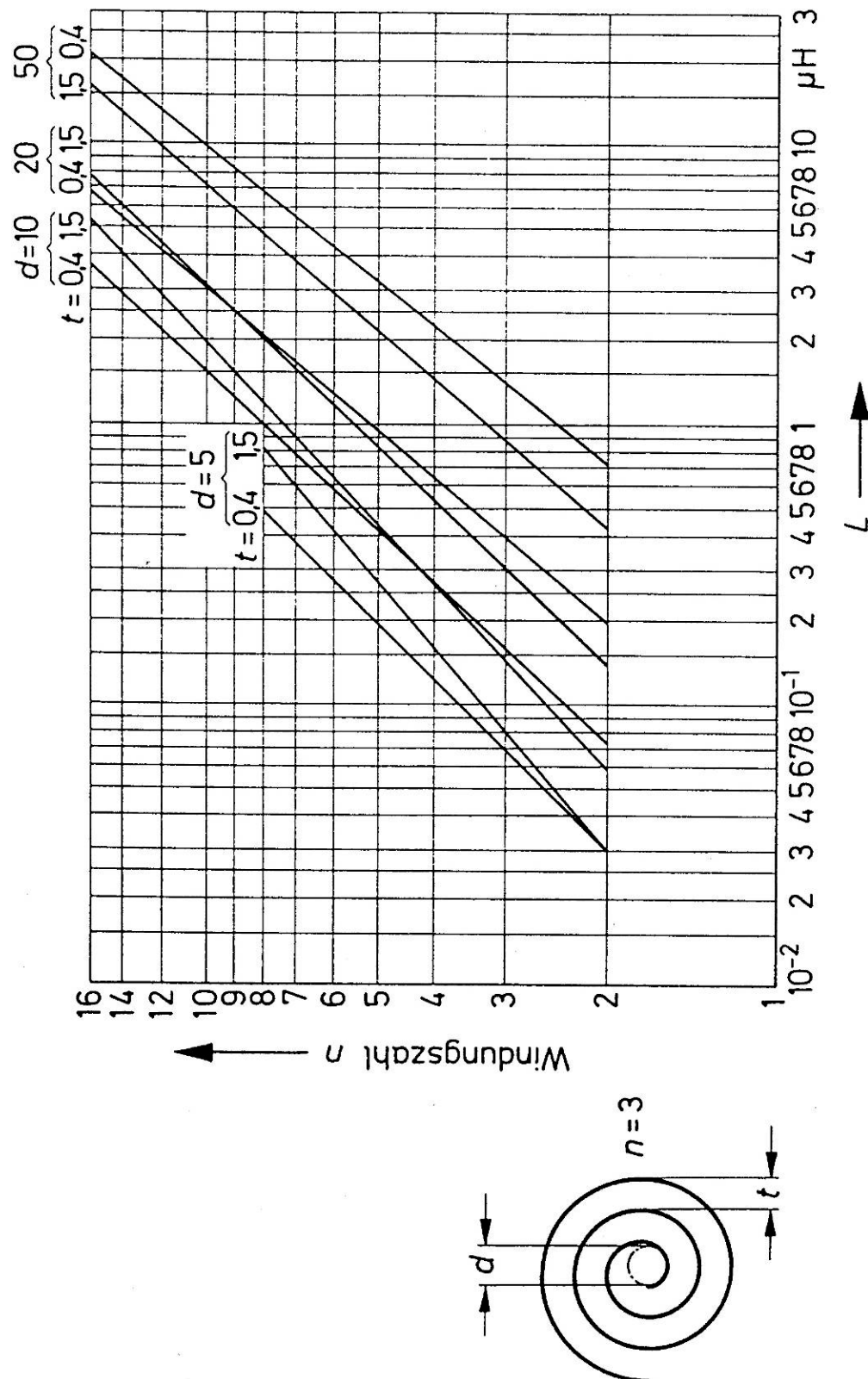
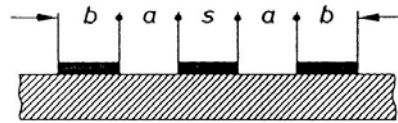


Bild 32-3 Induktivität einer Leiterbahn

## 30.4 Kapazität

Tabelle 32-1 gibt das Kapazitätsverhältnis zwischen zwei Leiterbahnen mit und ohne Schirm an. Die

Größen Leiterbreite, Breite der Abschirmung und Abstand beziehen sich auf die Darstellung Bild 32-2.



**Bild 32-2 Querschnitt Leiterplatte**

**Tabelle 32-1 Kapazitätsverhältnis zweier Leiterbahnen mit und ohne Schirmleiter**

Leiteranordnung	Leiterbreite b mm	Breite der Abschirmung s mm	Abstand a mm	$\frac{c_s}{c_o}$
	1.5	1.5	0.5	0.34
	1.5	1.5	1	0.34
	1.5	1.5	2	0.34
	1.5	1.5	5	0.34
	1.5	0.5	1.5	0.48
	1.5	1	1.5	0.39
	1.5	2	1.5	0.28
	1.5	5	1.5	0.20
	0.5	1.5	1.5	0.29
	1	1.5	1.5	0.31
	2	1.5	1.5	0.35
	5	1.5	1.5	0.39

## 30.5 Mindestabstände für Spannungsisololation

Muss eine Spannung isoliert werden, gibt Tabelle 32-2 Auskunft über die einzuhaltenden Leiterabstände.

**Tabelle 32-2: Mindestabstände für Spannungsisololation**

Isolationsüberzug, Betriebshöhe	Spitzenspannung zwischen den Leitern V	minimaler Leiterabstand mil
Kein Isolationsüberzug, Höhe bis einschl. 10 000 feet (3048m $\triangleq$ ca. 700mb)	0...150	2.5
	151...300	5
	301...500	10
	> 500	.2 mil/V
Kein Isolationsüberzug. Höhe über 10 000 feet	0...50	2.5
	51...100	6
	101...170	12.5
	171...250	25
	251...500	50
	> 500	0.1 mil/V
Mit Isolationsüberzug. Gültig für alle Höhen	0...30	1
	31...50	1.5
	51...150	2
	151...300	3
	301...500	6
	> 500	0.012 mil/V

## 31 Anhang: Hinweise zum Bestücken, zum Löten und zur Inbetriebnahme

Gehen Sie sorgfältig mit dem Material und dem Werkzeug um!

- Vervollständigen Sie ggf. die Leiterplatte (Bohrungen). Da Werkzeuge nur in einer begrenzten Anzahl zur Verfügung stehen, organisieren Sie sich bitte selbstständig.
- Bevor Sie mit der Bestückung beginnen, müssen für alle Bauteile Berechnungen bzw. Simulationen vorliegen.
- Vor dem Bestücken Isolation zwischen allen Power-Layern untereinander und Power-Layer gegen Ground gegen Kurzschluss überprüfen
- Nach dem Bestücken und VOR dem Einschalten nochmals alle Power-Layer untereinander und gegen Ground auf Kurzschluss überprüfen ... es darf einen gewissen Widerstand haben, aber nicht kleiner als was die erwartete Leistungsaufnahme wesentlich überschreiten würde
- Gehen Sie bei der Bestückung und Inbetriebnahme wie folgt vor:
  - Zerlegen Sie das Gesamtsystem in Teilsysteme.
  - Legen Sie eine sinnvolle Aufbaureihenfolge fest.
  - Nehmen Sie jedes Teilsystem in Betrieb. Vergleichen Sie das Verhalten zwischen der zuvor durchgeführten Berechnung und der Simulation.
  - VOR dem ersten Einschalten genau überlegen, was eine sinnvolle Stromaufnahme sein könnte!
  - Speisespannung LANGSAM hinauffahren und Stromaufnahme immer im Blick halten
  - Bei übermässiger Stromaufnahme SOFORT ausschalten und Fehler / Erwärmung suchen
  - Optimieren Sie falls notwendig die Teilfunktion durch Adaption der Bauteilwerte.
  - Dokumentieren Sie alle durchgeführten Änderungen in einem Masterschaltplan.
  - Dokumentieren Sie für jedes Teilsystem und am Schluss auch für das Gesamtsystem das Verhalten durch eine Messung.

## 32 Anhang: Parameteroptimierung in Schaltungen

Zwischen der Berechnung, der Simulation und dem realen Schaltungsaufbau können sich Unterschiede ergeben. Ursache hierfür sind Bauteiltoleranzen und vereinfachte Modellannahmen. Gehen Sie bei der Optimierung der Schaltung wie folgt vor.

1. Legen Sie die zu optimierende Grösse fest (z. B. Taktfrequenz  $f_g$ ).
2. Auf Grund der Berechnung und der Simulation, ermitteln Sie die Bauteile mit den Parametern, die die zu optimierende Grösse primär beeinflusst (z. B.  $R_I$  und  $C_I$ ).
3. Ermitteln Sie zusätzliche Einflussgrössen und legen Sie für die Optimierung die Grösse fest (z. B. Die Versorgungsspannung hat einen Einfluss auf die Taktfrequenz. In der Optimierung wird die Versorgungsspannung auf 10 V mit einer Genauigkeit von 0.01 % eingestellt.)
4. Geben Sie die Gesetzmässigkeit zwischen den Bauteilparametern und der zu optimierenden Grösse an (z. B.  $f_g = 12 / (R_I C_I)$  )
5. Legen Sie den Sollwert und die Genauigkeit der zu optimierenden Grösse fest ( $f_{gsoll} = 10 \text{ kHz} + 1 \%$ ).
6. Erstellen Sie eine Tabelle mit den Bauteilparametern, der zu optimierenden Grösse und dem prozentualen Fehler.

Beispiel

$R_I [\Omega]$	$C_I [\text{F}]$	$f_{gm} [\text{Hz}]$	$f_{gm}/f_{gsoll} [\%]$

7. Beginnen Sie mit den berechneten Werten, ermitteln Sie durch eine Messung die zu optimierende Grösse und berechnen Sie die prozentuale Abweichung zum Sollwert.

Beispiel

$R_I [\Omega]$	$C_I [\text{F}]$	$f_{gm} [\text{Hz}]$	$f_{gm}/f_{gsoll} [\%]$
10 kHz	1 nF	11 kHz	10

8. Mit dem prozentualen Fehler und der Bauteilabhängigkeit errechnen Sie einen neuen Bauteilwert. Bei der Berechnung treffen Sie vereinfachte Annahmen wie proportionales oder reziprokes Verhalten. Berechnen Sie den neuen Wert mit einer 3-Satz-Rechnung.
9. Ermitteln Sie durch eine Messung, die zu optimierende Grösse und berechnen Sie wieder die prozentuale Abweichung zum Sollwert.
10. Wiederholen Sie den Schritt 8 und beenden diese Vorgehensweise, wenn die gewünschte Genauigkeit erreicht wird.

Hinweis: Hat ein Bauteilwert Einfluss auf mehrere Grössen, so optimieren Sie in jedem Schritt immer nur eine Grösse. Sind mehrere Bauteilparameter für mehrere Grössen verantwortlich, so wird in einem Schritt immer nur der grösste Fehler optimiert.

## Index

Abgabe der Fertigungsdaten.....	43	Kosten.....	43
Annotate Quiet .....	24	Layer Stack .....	46
Beschriftung .....	41	Leiterplatte	
Board Shape .....	32	Umrisse .....	33
Bohrlochgrößen.....	40	Leiterplattendicke .....	32
Fertigungsdaten .....	43	Measure distance .....	33, 46
Fertigungsunterlagen.....	42	Mechanical 1.....	29, 30, 33
Harness Connector .....	22	mil.....	32
Harness Definitions .....	22	Montagebohrungen.....	40
Harness Entry .....	22	position-based re-annotation.....	24
Hole Size Editor .....	40	Signal Harness .....	22
Identifikation .....	41	Stack-Manager.....	32
Keep-Out Layer.....	29, 30, 33	Umrisse.....	33